(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2001年4月12日 (12.04.2001)

PCT

(10) 国際公開番号
WO 01/26085 A1

(51) 国際特許分類[7]: G09G 3/20, 3/22, 3/32

(21) 国際出願番号: PCT/JP00/06893

(22) 国際出願日: 2000年10月4日 (04.10.2000)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願平11/282765 1999年10月4日 (04.10.1999) JP
特願平11/329492 1999年11月19日 (19.11.1999) JP
特願2000/101959 2000年4月4日 (04.04.2000) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 川瀬 透 (KAWASE, Toru) [JP/JP]; 〒576-0054 大阪府交野市幾野1-10-132 Osaka (JP). 黒川英雄 (KUROKAWA, Hideo) [JP/JP]; 〒576-0043 大阪府交野市松塚38-17 Osaka (JP). 秋山浩二 (AKIYAMA, Koji) [JP/JP]; 〒572-0820 大阪府寝屋川市中木田町36-30 Osaka (JP). 白鳥哲也 (SHIRATORI, Tetsuya) [JP/JP]; 〒533-0032 大阪府大阪市東淀川区淡路5-18-4 Osaka (JP).

(74) 代理人: 大前 要 (OHMAE, Kaname); 〒540-0037 大阪府大阪市中央区内平野町2-3-14 ライオンズビル大手前2階 Osaka (JP).

(81) 指定国 (国内): CN, KR, US.

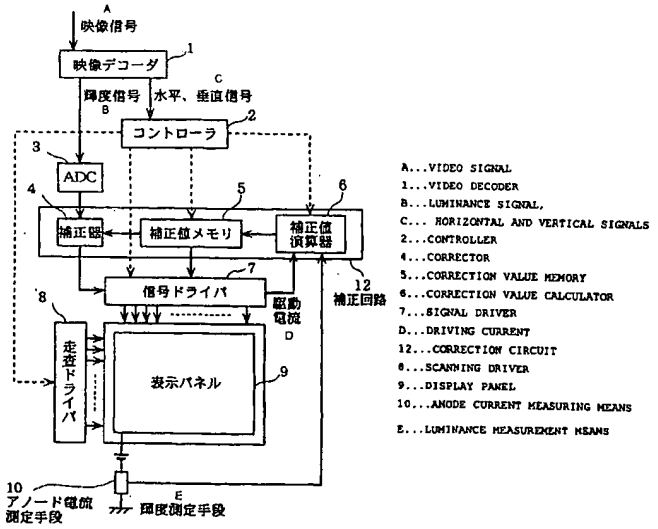
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: METHOD OF DRIVING DISPLAY PANEL, AND DISPLAY PANEL LUMINANCE CORRECTION DEVICE AND DISPLAY PANEL DRIVING DEVICE

(54) 発明の名称: 表示パネルの駆動方法、表示パネルの輝度補正装置及び駆動装置



(57) Abstract: A conventional display luminance correction method has needed to stop video displaying to make a correction. This problem has adversely affected the efficiency of the operation of the user of a display. This invention enables displaying without uneven luminance with respect to both the initial characteristics and variation with time by measuring the FED anode current and providing a luminance correction memory. During video stopping, an arbitrary selected pixel is operated, luminance information on the pixel is captured, and the correction memory data is updated based on the luminance information, thus enabling correction of the variation with time without stopping video output. Therefore a display panel maintaining high display quality is provided.

[続葉有]

WO 01/26085 A1

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

従来のディスプレイの輝度補正方式では、補正を行うために映像表示を途中で中断しなくてはいけなかった。この問題点は、画像表示装置の利用者にとって作業性の悪いものであった。そこで本発明では、ＦＥＤのアノード電流を測定し、輝度補正メモリを作成することにより、初期特性と経時変化の両方に対して発光むらのない表示が実現できる。さらに、映像休止期間に任意の画素を発光させ、画素の輝度情報を取り込み、その輝度情報を基にして補正メモリを更新することにより、映像出力を中断することなく、経時変化を補正することができる。そのため、高い表示品質を維持できる表示パネルを提供することができる。

明　細　書

表示パネルの駆動方法、表示パネルの輝度補正装置及び駆動装置

技　術　分　野

本発明は電子放出素子や有機ＥＬなどの発光する素子に関し、また上記発光素子を複数個使用して構成される表示素子に関し、特にその経時変化に起因した輝度のばらつきを補正して駆動する方法及びその輝度補正装置およびそれを用いた駆動装置に関するものである。

背　景　技　術

（第１の背景技術）

従来の電子放出素子などを用いた表示装置の構成を図４６に示す。図４６において５０９は複数の信号ラインと複数の走査ラインが組合わさったマトリクス形式の表示パネルで、５０７は信号ラインを駆動する信号ドライバで、５０８は走査ラインを駆動する走査ドライバで、５０２は信号ドライバ５０７と走査ドライバ５０８を制御するコントローラである。階調駆動する時には、その画像信号に応じたデータを信号ドライバ５０７に入力し、この信号ドライバ５０７内部に階調制御機能を設ける。

この階調制御方式は従来２つの方法が使用されていた。まず一つとして時間幅変調（以下ＰＷＭと略す）を説明する。この方式による信号ドライバの構成例を図４７に示し、図と共に説明する。図４７において５４０はシフトレジスタ（Ｓ．Ｒ．と略す）でコントローラからのクロックとスタート信号からデータ信号をサンプリング

BNSDOCID: <WO___0126085A1_I_>

するタイミングを決定する。５４１はラッチであり階調を示す複数の信号データ線をＳ．Ｒ．の出力のタイミングに従ってラッチし一時データを蓄える働きをする。５４２はラッチ５４１に蓄えられたデータに基づきＰＷＭの出力タイミングを決定するデコーダであり、５６０のＰＷＭ回路で最後にパルス幅変調された出力を表示パネルの信号ラインへ出力する。その出力例を図４８に示す。走査ラインの駆動に同期して１水平期間毎に一定の出力を表示したい階調に応じて１００％から最小単位のＬＳＢ出力までその時間幅を制御することで、階調表示を行う。

もう一つの出力振幅変調方式の信号ドライバの構成例を図４９に示し、図と共に説明する。図４７と同一機能のものは同一番号を付し説明は省略する。５４３はラッチ５４１に蓄えられたデータをアナログ電圧に変換するＤ／Ａ回路であり、この出力をアンプへ入力する。Ｄ／Ａ５４３の出力電圧に対応した電圧がパネル信号ラインへ印加され、データ信号に応じた電圧振幅値変調による階調表示が行われることになる。その出力例を図５０に示す。１水平期間の中の有効走査期間にわたり、一定の電流が１００％から最小単位のＬＳＢまで駆動され階調を表示する。

以上説明してきた従来例のうち、ＰＷＭに関しては階調表示数が多くなると最小単位のＬＳＢが狭くなり、信号ドライバとしては高速の動作が必要となる欠点がある。例えばコンピュータ用の６４０×４８０表示のパネルで自然画に必要とされる８ｂｉｔ、２５６階調を考えると、フレーム単位を６０フレーム／秒とすれば、そのＬＳＢ幅は０．１２μｓの狭さとなり信号ドライバとしては極めて厳しい高速動作が必要とされる。さらに今後、高解像度化が進み、ますます高速応答が要求される。また、配線に起因する容量成分が加

BNSDOCID: <WO___0126085A1_I_>

わり、信号ドライバが高速動作しても並列容量に電流が逃げ、ＬＳＢ単位では発光しなくなり細かい階調表現が損なわれるという現象が発生していた。

もう一つの出力振幅変調方式に関しては高速動作の不具合はないが、階調数が多い場合に信号ドライバの出力偏差が厳くなるという課題がある。例えば１００％出力時を５Ｖとする信号ドライバで、８ｂｉｔ２５６階調時のＬＳＢ出力は２０ｍＶであり、これを全ラインにわたって均一にこの精度を保証することは、価格的にも工業的にも厳しくなる。

また、電子放出素子を複数並べた表示パネルにおいては、実際各素子の電子放出特性にばらつきが発生する。これは、電子放出素子の構成やプロセスをすべての素子にわたって、全く同じにする事がきわめて困難であり、また電子放出の表面状態が一定ではないことも起因している。この結果、各素子に同じ駆動電圧を印加しても放出電流量が異なり、輝度むらが発生するという問題があった。

さらに、同じ情報を長時間（例えば総発光時間３０００時間など）表示させた場合は、発光している素子は発光していない素子に比べ、素子劣化が進行している。次に、ある情報の表示を終了し、その後全画素を同じ輝度指令（例えば同じ電流値）にて発光させる。このとき、全面同一輝度で発光するべきところが、ある情報を表示させていた画素は、劣化が進んでいるために他の素子よりも輝度が低下する。このため、輝度差が生じ、それまで表示させていたある情報が焼き付きのような現象で見えてしまうという問題が発生していた。

また、従来の出願例として特開平１１－１５４３０号公報がある。これは、時間幅制御と振幅制御を合わせて階調を実現するものである。加算器を用いてパルス幅制御と振幅制御の値を加算している構

BNSDOCID: <WO___0126085A1_I_>

成である。このとき、電子放出素子の特性に合わせて、ＰＡＭ回路の出力にｌｏｇアンプを接続しているが、時間幅制御の出力にもｌｏｇアンプを接続しなければ、特性に合わないという不具合が発生する。また、電子放出素子の特性をｌｏｇ特性としているが、実際の素子特性は正確にｌｏｇ特性の直線上にはのらず、ばらつきが発生する。このため、単純なｌｏｇアンプのみでは、階調を精度よく出力することが困難である。また従来例の構成では、画像を形成したときの輝度ばらつきや経時変化には対応できないという問題もある。

（第２の背景技術）

従来、たとえば電子放出素子を多数配列形成した画像表示装置において、素子特性のばらつきが存在し、これによる輝度ばらつきが発生していた。各種画像形成装置においては、高解像度、高品位な画像が求められており、従来から輝度ばらつきを抑える各種駆動方法が提案されている。

例えば、従来の実施例として特開平７－１８１９１１号公報がある。図５１に代表図面を示し、動作を述べる。

まず、画像形成装置の製造後などに補正値データのＬＵＴを作成する手順を述べる。タイミング発生回路６０２では、ＬＵＴ作成指示信号を受けるとデータ作成手順に合わせた各種タイミング信号を発生する。この信号に従い、補正データ作成回路６１３は、ＰＷＭ／ドライバ回路６０９が特定の画素のＳＣＥ素子に対して特定の駆動電圧で特定のパルス幅のドライブ信号を発生するように信号を送る。このドライブ信号と走査ドライバ６１２の信号によって選択されたＳＣＥ素子に流れる素子電流Ｉｆを電流モニタ回路６１０でモニタ抵抗を用いて検知し、この出力をＡＤコンバータでデジタル信

BNSDOCID: <WO___0126085A1_I_>

号に変え、補正データ作成回路６１３に送る。これを全ＳＣＥ素子に対して行う。得られた各ＳＣＥ素子の素子電流データを電流分布データとしてＬＵＴ内の電流分布テーブルに記憶する。また、ＳＣＥ素子の電子ビーム出力と素子に流れる素子電流Ｉｆの間に強い相関がある事に着目し、以下のような補正方法を実施する。

すなわち、モニタした素子電流と、その素子に対応する、補正データ作成部６１３に格納された素子電流データとを比較し、所定の差以内であれば適正な値と判定し、そうでなければ補正が必要と判断する。補正が必要な場合には、モニタした画素に対するＩｆ補正データを作成し、ＬＵＴ６０６に書込む。なお、初期状態では、Ｉｆ補正データは、全画素について補正をしない状態に設定されている。また、素子電流データも、全画素について所定の同一な値に設定しておく。こうしてＩｆ補正データをＬＵＴ６０６に書込んだなら、それを用いて画像信号を補正し、再び同じ素子、すなわちＩｆ補正データが新たに設定された素子に対する電流のモニタと判定を繰り返し、適正な値になるまで行なう。

素子電流Ｉｆが適正な値になったと判定されたなら、そのときの素子電流により、素子電流データを更新する。以上の処理を全素子について行い、終了する。このようにして入力画像信号を補正し、輝度のばらつきを補正できる。

また、上述した電流分布データの測定を適宜繰り返す事により、ＳＣＥ素子の初期の特性ばらつきだけではなく経時的な特性変化に対しても有効な補正を行う事が可能である。この分布補正テーブルに記憶された補正値を用いて上述の駆動を行うことにより、輝度ばらつきのない高い品位の画像表示が可能となる。

以上説明してきた従来例において、経時変化に対する補正動作は、

BNSDOCID: <WO___0126085A1_I_>

以下のようになる。素子特性の経時変化を検知するために、適当な時間が経過してから各素子の素子電流Ｉｆを測定し、ＬＵＴ内の電流分布テーブルに記憶されている前記素子電流の初期値と比較する。そして、測定値と初期値の差が所定の値以上の場合には素子特性に経時変化が生じたと判断されるため、初期に行ったのと同様な試験駆動を行い補正テーブル内の補正値を修正する。

このとき、補正は各画素毎に順次行っていくため、ある時間が必要であり、その動作中は映像表示を中断しなくてはいけないという問題が発生する。

例えば、解像度がＶＧＡ（６４０×４８０）、フレームレートが６０Ｈｚ、線順次駆動で映像表示を行っているとする。このとき、この表示動作と同じ周期で各画素の輝度測定を行うとすると、測定時間は　６４０×４８０×１／６０×１／４８０＝１０．７(sec)となる。一回の補正のみでは、ある偏差以下に収束しないため、再度補正を繰り返す必要がある。例えば、繰り返し回数が５回で、ある偏差以下に収束したとすると、全体で５４秒かかることになる。補正を行うために映像表示を途中で中断する必要があり、この時間は、無視あるいは許容できるものではない。

本来であるならば、補正動作が必要ない表示装置が求められており、この問題点は、画像表示装置の利用者にとって作業性の悪いものであり、かつディスプレイの品質を落とす要因となる。

（第３の背景技術）

また、階調実現方式としては、出力振幅値制御と出力時間幅制御を同時に行う階調制御方式を採用した従来例はある。しかし、この従来例は、高速性と高精度を必要とすることなく高階調を実現できる方式である。ところが、低輝度時の表示に問題が発生する場合が

BNSDOCID: <WO___0126085A1_I_>

ある。

これを、図５２を用いて説明する。図５２（ａ）は、時間幅を１６分割し、振幅値を４分割したもので合計６４階調を実現する例である。このとき、表示パネルの素子が有機ＥＬなどで構成されており、低輝度側すなわち階調値が小さく振幅値が小さい場合、極端に応答速度が遅くなることがある（図５２（ｂ））。これは、例えば有機ＥＬ素子において、しきい値付近の電圧を印加し輝度が低い場合、応答速度が遅くなることが確認されている。このため、時間幅の分割数を減らして応答速度の制約を緩和したにもかかわらず、振幅値（印加電圧）が小さいため、それ以上に応答速度が遅くなるという問題が発生する。

発　明　の　開　示

本発明は、上記課題を解決し、主として経時変化に対して発光むらのない表示を実現するようにした表示パネルの駆動方法、表示パネルの輝度補正装置及び駆動装置を提供することを目的とする。

上記の目的を達成するため、本発明は、輝度補正に際して、以下の駆動方法を採用する。

①輝度設定基準値を経過時間とともに変化させる。これにより、素子への負担を軽減し、寿命を延ばすことができる。

②補正メモリの更新間隔を輝度劣化特性に応じて変化させる。これにより、輝度測定及び判定に頼ることなく最適な間隔で再補正が可能となる。

③蛍光体を有する装置に関しては、蛍光体の劣化特性も考慮して輝度補正を行う。

④補正動作（画素を駆動し、輝度情報を取り込む）を映像信号出

BNSDOCID: <WO___0126085A1_I_>

力に影響のない期間に行う。これにより、映像表示を途中で中断する必要がなくなる。

⑤階調を実現するために、特に、振幅値制御と時間幅制御を同時に行う方式や、振幅値を増加させる方向に変化させて階調を表示する方式や、階調方式の切り替え制御を行う等により実現する。これにより、高階調を実現し、高品位な映像を出力することが可能となる。

以下に、本発明の具体的な構成を示す。

本発明に係る表示パネルの駆動方法の形態は、2回以上輝度を設定し、且つ、それぞれの輝度設定値が異なるような輝度設定動作を行って、設定輝度を駆動時間とともに変化させることを特徴とする。

上記構成により、輝度の再補正を行う時の輝度設定値が駆動時間とともに変化するため、個々の素子に対して過度な駆動を防ぐことが可能となり、素子の寿命を延ばすことができる。

輝度設定値は、測定した輝度情報に基づいて決定し、この決定された設定輝度値に一致させるように輝度を補正するようにしてもよい。

また、本発明は、具体的な輝度補正動作としては、画素を駆動させ、前記画素の輝度情報を取り込み、測定した前記輝度情報と輝度設定値とから補正値を演算し、前記補正メモリに前記補正値を保存し、さらに前記補正メモリに従って駆動量を補正する表示パネルの駆動方法に適用することができる。

また、輝度設定値は、前回の輝度設定値を越えることがないようにするのが望ましい。

本発明の表示パネルの駆動方法に係る他の形態は、予め定めた間隔に従って2回以上輝度を補正し、且つ、それぞれの輝度補正動作の間隔が異なるような輝度補正動作を行って、再補正動作の開始間

BNSDOCID: <WO___0126085A1_I_>

隔を変化させることを特徴とする。

上記構成により、素子特性に応じた最適な補正間隔を確保することができる。

特に、表示素子の輝度の劣化特性に応じて、前記輝度補正動作の間隔を変化させるのが望ましい。

また、補正メモリの一連の更新作業は、所定の間隔で行うようにしてもよく、常に継続して行うようにしてもよい。

また、輝度補正動作は、映像出力期間以外の期間で行うのが望ましい。これにより、映像表示を途中で中断する必要がなくなる。

具体的には、画素の輝度情報の取り込み動作は、映像出力期間以外の期間に少なくとも画素を発光させて行うのがよい。

また、映像出力期間以外の期間は垂直帰線期間であり、その期間内にあるまとまった数の画素について、輝度情報を取り込むようにするのが望ましい。垂直帰線期間は、水平帰線期間に比べて十分な時間があるため、あるまとまった数の画素について、輝度情報を取り込むことが可能だからである。

また、隣接した画素を連続して駆動させないようにするのが望ましい。隣接する画素を連続して駆動すると、発光期間は短いとはいえ、発光が直線的となり、発光が筋状に認識される場合がある。そこで、かかる問題を解決すべく、隣接した画素を連続駆動しないようにしたものである。

また本発明の表示パネルの駆動方法に係る他の形態は、測定した輝度情報と、前記輝度を測定した素子あるいは画素の輝度に関する劣化特性との両方を用いて補正値を計算することを特徴とする。

上記構成により、高精度の輝度補正が可能となる。

特に、蛍光体を有する発光面を持つ表示パネルにあっては、前記

BNSDOCID: <WO___0126085A1_I_>

素子あるいは画素の輝度に関する劣化特性に代えて、蛍光体の輝度に関する劣化特性を用いればよい。

また、劣化特性を予め測定しておき、画素毎の駆動積算量を基にして劣化度合いを演算し、さらに測定した輝度情報との両方を用いて補正値を計算し、補正メモリを更新するようにしてもよい。

また、補正動作としては、測定した輝度情報と輝度設定値との差がある一定以下になるまで継続するようにしてもよい。

取り込む輝度情報としては、駆動電流や、画素の発光開始点を用いることができる。

また、表示パネルがアノード電極と前記アノード電極上に複数の蛍光体を有した発光面とを少なくとも有する表示パネルの場合は、取り込む輝度情報としてはアノード電流を用いることができる。

本発明に係る表示パネルの駆動方法の他の形態は、表示パネルを形成した初期において、構成する全ての画素について、一画素ずつ画素を発光させ、前記画素の輝度情報を取り込み、更に、2回以上輝度を設定し且つそれぞれの輝度設定値が異なるような輝度設定動作を行ない、前記取り込まれた輝度情報と前記輝度設定値とから補正値を演算し、補正メモリに前記補正値を初期補正値として保存しておくことを特徴とする。上記の如く初期値を用いて補正するようにしてもよい。

また、補正に際して、補正メモリに記憶された補正値に従って入力輝度信号を補正してもよく、表示パネルに印加する駆動信号の振幅値あるいは時間幅を補正してもよい。また、補正メモリに画素ごとにγ補正用のデータも兼ね備えた補正値を演算し保存するようにしてγ補正を行う場合もある。

また、本発明に係る表示パネルの駆動方法において、表示パネル

BNSDOCID: <WO___0126085A1_I_>

の階調実現方法としては、振幅値制御あるいは時間幅制御を行う。そして、出力を終了する時以外は、振幅値制御の電流あるいは電圧値を増加させる方向のみに変化させるのが望ましい。

また、表示パネルの階調実現方法としては、振幅値制御と時間幅制御を同時に行う駆動方式である場合もある。具体的には、階調制御が、ｎビット(ｎは任意の整数)で表される階調データの上位ｍビット(ｍは任意の整数)を用いて最大値の１／２^{m}の間隔で振幅を制御された電流あるいは電圧値を出力する振幅値制御と、下位(ｎ－ｍ)ビットを用いて最大値の１／２$^{(n-m)}$間隔で時間幅を制御する時間幅制御を行うのが望ましい。

また、電流あるいは電圧値出力のＬＳＢを２度出力する、または出力時間幅のＬＳＢを２度出力する、または両者ともＬＳＢが２度あるようにしてもよい。

また、振幅値制御の出力分割数より、時間幅制御の出力分割数が多くなるようにしてもよい。

また、本発明の表示パネルの駆動方法において、表示パネルの階調実現方法としては、、振幅値制御あるいは時間幅制御と、振幅値制御と時間幅制御とを同時に行う階調制御方式とを切り替えて階調を実現する駆動方式を用いる場合もある。

そして、具体的には、出力する輝度信号レベルの大きさがある基準値以下の時には、振幅値制御あるいは時間幅制御を行い、基準値以上の時には、振幅値制御と時間幅制御とを同時に行う階調制御方式を行って階調を実現するのが望ましい。

また、基準値は出力階調数であり、振幅値制御と時間幅制御とを同時に行う階調制御方式における時間幅制御側の階調ステップ数とする手段を有する場合もある。

BNSDOCID: <WO___0126085A1_I_>

また、時間によって、階調実現方式を切り替えて階調を実現する場合もある。

また本発明の他の形態としては、上記の表示パネルの駆動方法を具体的に実現するための、輝度補正装置及び駆動装置である。

図面の簡単な説明

図1は本発明の実施の形態1の原理説明図である。

図2は本発明の実施の形態1の表示パネルの一例を示す図である。

図3は本発明の実施の形態1の表示パネルの回路図である。

図4は本発明の実施の形態1の出力波形の一例を示す図である。

図5は本発明の実施の形態1の出力波形の一例を示す図である。

図6は本発明の実施の形態1のデコーダ入力データを示す図である。

図7は本発明の実施の形態1の出力波形の一例を示す図である。

図8は本発明の実施の形態1の出力波形の一例を示す図である。

図9は本発明の実施の形態1の表示ドライバの構成を示す図である。

図10は輝度取り込み手段がCCDの場合の輝度取り込み動作を説明するための図である。

図11は輝度取り込み手段がCCDの場合の他の構成を示す図である。

図12は他の輝度取り込み手段の構成を示す図である。

図13は更に他の輝度取り込み手段のの構成を示す図である。

図14は実施の形態1の検出波形の一例を示す図である。

図15は実施の形態1に係る補正回路の構成の一例を示す図である。

BNSDOCID: <WO___0126085A1_I_>

図１６は実施の形態１における出力特性の一例を示す図である。

図１７は実施の形態１における出力特性の一例を示す図である。

図１８は実施の形態１の出力波形の一例を示す図である。

図１９は実施の形態１の出力特性の一例を示す図である。

図２０は実施の形態１の出力波形の一例を示す図である。

図２１は印加電圧と輝度との関係を示す図である。

図２２は実施の形態１の出力波形の一例を示す図である。

図２３は実施の形態１の出力波形の一例を示す図である。

図２４は階調実現方式の切り替えを説明するための図である。

図２５は他の階調実現方式の切り替えを説明するための図である。

図２６は実施の形態１の出力特性の一例を示す図である。

図２７は実施の形態１の出力特性の一例を示す図である。

図２８は実施の形態２に係る輝度補正方法を示す図である。

図２９は実施の形態３に係る輝度補正方法を示す図である。

図３０は実施の形態４に係る輝度補正方法を示すフローチャートである。

図３１は実施の形態５に係る輝度補正方法を示すフローチャートである。

図３２は実施の形態６に係る輝度補正方法を説明するための輝度電流と駆動電圧との関係を示す図である。

図３３実施の形態６に係る輝度補正方法を説明するための輝度電流と駆動電圧との関係を示す図である。

図３４は実施の形態７に係る輝度補正方法を説明するための蛍光体の劣化特性を示す図である。

図３５は実施の形態７に係る輝度補正方法を実現する構成の一例を示す図である。

BNSDOCID: <WO___0126085A1_I_>

図３６は蛍光体の劣化特性を示す図である。

図３７は実施の形態８に係る輝度補正方法を示すフローチャートである。

図３８は実施の形態８に係る輝度補正方法を実現する構成の一例を示す図である。

図３９は実施の形態９に係る輝度補正方法を示す図である。

図４０は実施の形態９に係る輝度補正方法を示す図である。

図４１は実施の形態１０に係る輝度補正方法を示す図である。

図４２は表示パネルを構成する素子の寿命特性を示す図である。

図４３は表示パネルを構成する素子の寿命特性を示す図である。

図４４は実施の形態１０に係る輝度補正方法を実現する構成の一例を示す図である。

図４５は実施の形態１１に係る輝度補正方法を示す図である。

図４６は従来の基本的なディスプレイの構成図である

図４７は従来のＰＷＭ方式の構成図である。

図４８は従来のＰＷＭ方式の発光パターンの一例を示す図である。

図４９は従来の出力変調方式の構成図である。

図５０は従来の出力変調方式の発光パターンの一例を示す図である。

図５１従来の輝度補正方式の一例を示す図である。

図５２は従来の階調制御方式を説明するため図である。

発明を実施するための最良の形態

（実施の形態１）

＜本発明の基本駆動動作＞

本発明の動作原理を図１に示し、図と共に説明する。

BNSDOCID: <WO___0126085A1_I_>

9は表示パネルであり、例えば電子放出素子が多数、行、列方向に配列されている。表示パネルのデータ入力用電極と走査信号入力用電極がそれぞれドライバに接続されている。8は、走査ドライバであり、行列状に配線されたパネルを1行ずつ順次走査していくものである。例えば、内部に行数分のスイッチング回路が存在し、走査タイミングに応じて、ある選択行だけを、直流電圧源Ｖｙ（不図示）あるいは０Ｖのいずれかに接続し、他の行にはもう一方の電圧値で接続する機能を持つ。一方7は信号ドライバであり各素子の発光を制御するための変調信号が印加される。この信号ドライバ7は、例えば映像信号などから生成される輝度信号（階調信号）を受け取り、その階調信号に従った電圧（あるいは電流）値を各画素に印加する。この信号ドライバ7は、シフトレジスタおよびラッチ回路などを持ち、時系列に入力される輝度信号を、各画素ごと対応するパラレルデータに変換する。各画素それぞれに、階調信号に従った電圧（あるいは電流）値を印加する。例えば電子放出素子から構成されるパネルにおいては、各画素では、階調信号に応じた電子が放出され、蛍光体が発光する。各選択行で輝度信号に応じて画素が発光し、走査ドライバで順次駆動していくことにより、2次元画像が形成される。

次に、入力された映像信号の流れについて説明する。入力信号を、映像信号で代表させたが、画像を表示させる信号であれば他のものでもかまわない。入力されたコンポジット映像信号を映像デコーダ1でＲＧＢの輝度信号と水平、垂直信号に分離する。ＲＧＢ輝度信号はＡ／Ｄコンバータ3によりデジタル変換される。コントローラ2は、映像デコーダ1からの水平、垂直信号を受け取り、この信号に同期した各種タイミング信号を発生させる。

BNSDOCID: <WO___0126085A1_I_>

次に、補正回路１２について説明する。各画素間での輝度ばらつきを抑えるため、輝度に関係する値を輝度測定手段によって測定する。１０はアノード電流測定手段である。これは、表示パネルが電子放出素子から構成されている場合、電子放出素子の対向面に蛍光体とアノード電極が配置され、各画素からの放出電流はこのアノード電極に流れる電流を測定すればよいことになる。例えば、アノード電源とＧＮＤ（共通電位）の間に直列に測定用抵抗を配置すれば、放出電流量を電圧値として検出することができる。また、信号ドライバ７からの駆動電流信号は、表示パネルに印加される駆動信号を検出したものである。これらの輝度に関係する値のいずれかを用いて、補正値を演算する。補正値演算器６は、測定した輝度に関係する値と目標輝度値あるいはずれ量などとを比較演算し、各々の画素が目標輝度になるような補正値を補正値メモリ５に保存していく。補正器４は、時系列で入力される輝度信号を駆動する画素位置と同期させた補正値を、補正値メモリ５から取り出し、補正を行う。補正が行われた信号は信号ドライバに入力される。

この様に、各画素の輝度特性に応じて階調信号を補正するものである。また、輝度補正は、信号ドライバ７内にあるデコーダ（付図示）が補正値メモリを使用して行ってもよい。

以下、それぞれの部分について、動作の説明を行う。

＜表示パネルの構成＞

表示パネル９は、複数の素子から構成されており、例えば図２に示す電子放出素子を用いて説明する。

図２において、２０はガラス基板であり、その上部にカソード電極２５を形成する。２４は電子放出素子であり、材質は電子が放出しやすいものであればよく、カーボン系の材料やカーボンナノチュ

BNSDOCID: <WO___0126085A1_I_>

ーブ、グラファイト、ダイヤモンドなどがある。また、シリコンやウィスカ（酸化亜鉛ウィスカ）などでもよい。絶縁層２６をはさんで引き出し電極２３が形成されており、カソード電極２５と引き出し電極２３の間にある値以上の電圧が印加されると電子放出素子２４から電子が放出される。２１はアノード電極であり、放出された電子を加速し蛍光体２１に衝突させる。蛍光体は、Ｒ、Ｇ、Ｂそれぞれの発光を生ずる。３１はアノード電源、２９はカソード電源、３０は引き出し電源である。この電子放出素子を行列状に配置し、例えば、ゲート電極２３を行とすると、ゲートスイッチ２８は走査ドライバの機能となり、行電極が順次電源３０と接続する。一方、カソード電極２５は列方向となり、カソードスイッチ２７は、信号ドライバ７の機能であり、映像信号などのデータによってＯＮ．ＯＦＦを行う。

また、表示パネル９を、有機ＥＬ素子で構成すると等価回路は、図３のようになる。有機ＥＬ素子の等価回路は、ダイオード３２として表現できる。この有機ＥＬ素子を行列状に配置し、表示パネル９とするものである。Ｃ１～Ｃ３電極を信号ドライバ７に接続し、Ｌ１～Ｌ３を走査ドライバ８に接続して駆動する。

また、図には示さないが、有機ＥＬの等価回路で示されるＬＥＤ素子を表示パネルとして用いてもよい。

＜階調制御回路の動作＞

本発明の階調制御動作の原理を、図と共に説明する。

信号ドライバ７は、映像信号に従って、階調情報を表示パネルに出力する機能を有している。図４は、階調出力動作を示したものであり、通常行われている方式は、主に２種類ある。図４（ａ）は、出力振幅値制御を示したものであり、画素の駆動時間は一定とし、

BNSDOCID: <WO___0126085A1_I_>

映像情報に従って振幅値を変化させるものである。また、図４（ｂ）は、出力時間幅制御を示したものであり、振幅値は一定として、映像情報に従って時間幅を変化させるものである。信号ドライバは、以上説明した方式を用いて、階調情報を表示パネルに出力している。

また、その他の階調実現手段として、本出願人が出願した方式がある（特願平１１－１０７９３５号）。この階調実現方式は、素子および駆動回路の高速応答や、高精度の振幅制御を必要とせずに、高階調の表示を可能とすることができる方式である。具体的には、出力振幅値制御と出力時間幅制御を同時に組み合わせて出力する方式である。

図５は動作原理図を示したものである。振幅値方向に等間隔で８階調の値をとり、時間方向も等間隔で８階調の値をとるものであり、この両者の組み合わせで８×８の６４階調を実現する方式である。ここで、時間方向と振幅値（電流ないし電圧）方向の分割方法であるが、デコード方式によって様々な方法があり、発光素子の特性に応じて選択すればよい。例えば、振幅値方向は、２のべき乗に比例した値をとり、時間方向も２のべき乗に比例した値をとってもかまわない。

なお、図示した分割数は、これに限るものでなく任意の数をとって良い。また、出力時間は連続でなくても良く、不連続の形で出力しても良い。さらに、ＬＳＢ単位をもう一つ付加した形で制御を行っても良い。

次に具体的な分配方法を説明する。電圧値と時間幅の分配は自由に設定できるが、一例として等分割の分配を考える。入力データを上位ｎビットと下位ｍビットに分割して階調を表現する。例えば、６ビット階調（６４階調）を表現し、電圧値２ビット（４階調）と

BNSDOCID: <WO___0126085A1_I_>

時間幅４ビット（１６階調）に分配して表現する場合を考える。デコードアルゴリズムは以下の通りとなる。まず、入力データの上位２ビットを電圧値分割データ［Ａ］、下位４ビットを時間幅分割データ［Ｂ］としてラッチする。次に、１６区間に渡って、データ［Ａ］の数値分の電圧値を出力する。加えて、データ［Ｂ］の数値分の区間だけ電圧値出力に１を足した出力をする。

図５，図６を用いて説明する。例えば、入力データが３８／６４階調とする。２進数表示では［１００１１０］となる。この時、電圧値分割データ［Ａ］＝２［１０］、パルス幅分割データ［Ｂ］＝６［１１０］となる。この時出力波形は、１６区間に渡ってデータ［Ａ］の数値分の２を出力する。加えて、データ［Ｂ］の数値分６の区間だけ、出力に１を足した値３を出力する。

その結果、電圧値出力としては、図７に示すような波形となり、電圧値出力の最小単位ブロックを積み重ねて階調を実現する考え方である。

この様に、電圧出力のブロックを積み重ねていく考え方であるので、任意に分配と分割数を変化できるというメリットが出せる。つまり、電圧を１６分割、時間幅を４分割に変更する場合は、それぞれがラッチするデータのビット数を変更すればよいだけである。発光素子の特性に応じて、分割数や分配を決定すればよい。

なお、分配方法やデコーダのアルゴリズムとして図８（ａ），（ｂ）に示す出力でもかまわない。図７も同様であるが、これは振幅が増加する方向にのみ変化するものである。

駆動する素子が等価コンデンサ成分を持っている場合など、駆動振幅に従ってある電圧が等価コンデンサに充電されている。簡易的な駆動回路では電流を減少させる回路を設けていないため、振幅を

BNSDOCID: <WO___0126085A1_I_>

下げる駆動を行おうとしても充電された等価コンデンサの電圧を下げることができない。このために、振幅の変化方法を工夫する。すなわち、等価コンデンサの電圧は充電する方向には変化させることができるので、図８のように、電流指令値を増加させる方向にのみに変化させる駆動を行うものである。

このように、接続するパネルの特性に適応させて、電流指令値を増加させる方向にのみに変化させることにより、階調を精度良く出力することができる。

なお、分配方法やデコーダのアルゴリズムはこれに限るものではなく、分配数や階調数などの数値はこれに限定するものではない。また、出力は電圧値に限らず、駆動するパネルに応じて、電流出力あるいは定電流回路を付加しても良い。

以上のように、振幅値制御と時間幅制御を同時に組み合わせて出力することにより、素子および駆動回路の高速応答や、高精度の振幅制御を必要とせずに、高階調の表示を可能とすることができる。特に、電子放出素子を用いた表示素子の場合、応答速度は液晶などに比べ高速であるが、解像度が高くなっていくと通常のＰＷＭでは階調が実現できなくなるので、この階調駆動方式は高解像度パネルに対し非常に有効な手段となり得る。

次に表示ドライバの構成の一例を示し図と共に説明する。

図９において４０はシフトレジスタ（Ｓ．Ｒ．と略す）でコントローラからのクロックとスタート信号からデータ信号をサンプリングするタイミングを決定する。

４１はラッチであり階調を示す複数の信号データ線をＳ．Ｒ．の出力のタイミングに従ってラッチし一時データを蓄える働きをする。

このラッチしたデータをデコーダ４２で、階調方式に応じて出力

BNSDOCID: <WO___0126085A1_I_>

値を変化させる。

出力時間幅制御の場合、デコーダ４２は、ラッチ４１に蓄えられたデータに基づき時間幅の出力タイミングを決定する。出力振幅値制御の場合は、ラッチ４１に蓄えられたデータを補正をしなければそのままＤ／Ａに出力する。

振幅値制御と時間幅制御を同時に組み合わせて出力する階調制御方式の場合、デコーダ４２は、時間方向と電圧出力方向の２つのデータにデコードする。以下、この制御方式について具体的に説明する。有効走査期間内で時間軸の進行に従い、出力電圧値を変化させていく方式とした。このため、デコーダからの出力データすなわち電圧指令値は１系統でありＤ／Ａコンバータ４３に入力される。Ｄ／Ａ変換された電圧指令値は、バッファ回路入力される。このバッファ回路は、一般的なアンプでよく、例えば電子放出素子を駆動する場合、信号電圧を駆動電圧に昇圧するものである。

ここで、デコーダ４２は、電流値と時間幅の分配をフレキシブルに行えるように、ＦＰＧＡ（Field Programmable Gate Array)、ＣＰＬＤ(Complex Programmable Logic Device)を用いても良い。この種のＩＣは、ソフト上でプログラムを行い、ＩＣにダウンロードすることにより機能を実現するものである。つまり、電圧値と時間幅の分配を、接続するパネルの特性に適応させてプログラムすることができ、階調を精度良く出力することが可能となる。

また、接続するパネルの特性に適応させてデコーダをプログラムすることができるので、振幅（電圧、電流）と時間幅の分配や分割数を任意に変化でき、階調を精度良く出力することが可能となる。なお、パネルの特性が決定した後は、分配や分割数が決定しているので、デコーダを含めた形の一体化ＩＣを作成すればよい。

BNSDOCID: <WO___0126085A1_I_>

なお、以上述べてきた階調方式、振幅値制御、時間幅制御および振幅値制御と時間幅制御を同時に組み合わせて出力する階調制御方式、において、これらの階調方式に加えてあるいは替わりに、より階調を高める方式として、誤差拡散制御やディザ法などの制御方式でもかまわない。

＜輝度取り込み手段の構成及び動作＞

（輝度取り込み手段の構成１）

輝度を取り込む装置として、一般的にはＣＣＤが用いられる。画像評価装置の出荷段階などで、初期補正のために輝度を取り込む場合は、ＣＣＤを用いても良い。以下に、輝度取り込み手段をＣＣＤとした場合について図１０を参照して説明する。表示パネル９はＲ、Ｇ、Ｂのサブピクセルから構成される画素を有している。例えば解像度がVGAであれば横６４０画素、サブピクセルは６４０×３個あり、縦は４８０画素存在する。表示パネル９からの輝度をＣＣＤ５０で測定する。表示パネル９の解像度と、ＣＣＤ５０の解像度は一致しており、位置合わせが正確であれば、そのままＣＣＤで取り込んだ情報が、ＲＧＢサブピクセルからの輝度情報となる。ＲＧＢサブピクセルの輝度情報を補正演算器６に送れば、サブピクセル毎の補正値が計算され補正値テーブル５に保存される。

位置合わせが困難である場合や、ＣＣＤ５０の解像度が表示パネル９の解像度よりも低い場合などは、表示パネル９のＲＧＢサブピクセルを順次点灯させていき、サブピクセルの輝度情報を順次計測してもよい。

また、ＣＣＤの解像度が低い場合や、またＳ／Ｎ（シグナル、ノイズ）比を向上させるため、図１１の３枚のＣＣＤを用いて計測してもよい。これはダイクロックプリズム５１と３枚ＣＣＤ５２，５

BNSDOCID: <WO___0126085A1_I_>

3，54から構成されている。ダイクロックプリズム51により、入力された光がそれぞれ色分離され、3枚のCCDにR、G、Bの光として入射される。それぞれのCCDの解像度は表示パネル9の解像度と同じでよく、一括してサブピクセル単位の輝度をS／N比がよく測定することができる。

以上のCCD取り込み手段において、表示パネル9の解像度がHDクラス（1980×1080）になってくると、CCDで一括取り込みが困難になってくる。このときは、表示パネル9を分割した小領域ごとに、CCDで取り込み、輝度を計測する。例えば表示パネル9を4分割し、それぞれの小領域で個別に輝度を測定する。また小領域のデータを、一画面として合成したときにCCDの面内均一性により、小領域のつなぎ目で輝度のずれが発生する場合がある。このときは、あらかじめCCDの特性を測定しておき、補正をかけるとよい。

（輝度取り込み手段の構成2）

経時変化に対する輝度補正の場合は、ある期間後に再度輝度取り込み動作を行う必要がある。CDDを用いた場合は、再度CCDを設置する必要があり、利便性が損なわれる。そこで、輝度取り込み手段として、CDDに代えて、ある時間経過後に再度輝度を測定する時に外部に測定手段を付加することなく表示装置自身が輝度測定を行えるような手段を用いる。

図2に輝度取り込み手段を示す。これは表示パネル9を電子放出素子で構成したものであり（図2）、そのアノード電極21とアノード電源31の部分である。GND（共通電位）とアノード電源31の間に直列に測定用抵抗を挿入したものである。電子放出素子から放出された電子が、アノード電極21で加速され蛍光体に衝突し発

BNSDOCID: <WO___0126085A1_I_>

光する。このときの輝度に相当する放出電流は、アノード電極２１からアノード電源３１に流れる。この電流を測定用抵抗５５で検出する。例えば、放出電流を２μＡとすると、測定用抵抗５５の抵抗値を２５０ｋΩとすれば５Ｖに相当する。この測定値を、例えばＡ／Ｄ変換器５８を通してデジタル変換し、輝度情報として補正値演算器６に入力する。

（輝度取り込み手段の構成３）

図１３に他の輝度取り込み手段を示す。これは、表示パネル９と信号ドライバ７の間に電流制限用抵抗５６として直列に接続されているのもである。この電流制限用抵抗５６は、表示パネル９が電子放出素子から構成されているとき、一般的に電子放出素子の電流変動を抑えるために、直流抵抗を挿入するものである。

この電流制限用抵抗５６に流れる電流は、アノード電極２５に流れたのち電子放出素子２４から放出される電子量に相当し、放出電流と等価と考えてよい。このため、信号ドライバ７からの駆動電流を電流制限抵抗５６により検出し、Ａ／Ｄ変換器（不図示）を介して、これを輝度情報として補正値演算器６に入力する。

（輝度取り込み手段の構成４）

また、他の輝度取り込み手段として、上述したように抵抗を用いて電流値を電圧値として読みとるのではなく、ホール効果を用いた電流検出器を用いても良い。この場合は、非接触で電流値を検出できるため、高電圧駆動系と分離した制御回路を組むことができる。

＜輝度取り込み手段の動作＞

以上述べてきた輝度取り込み手段において、実際に輝度信号を取り出す方法について述べる。映像の休止期間の短い間にパルス駆動を行い、輝度に関係した情報（たとえばアノード電流）を取り込む。

BNSDOCID: <WO___0126085A1_I_>

このときの検出波形の例を図１４（ａ）に示す。駆動がパルス波形であるため、検出量もパルス波形となる。輝度情報は、原理的にこの検出波形の積分値に相当する。高速な積分回路を組むことができれば、この検出波形の積分量を輝度情報として用いるのが、理想的である。

ところが実際は、パルス駆動の時間が短いため積分回路の変換速度が厳しくなる。そこで、積分値を用いず、簡単な構成で値を取り込むことができる方法を述べる。

図１４（ｂ）は、検出パルス波形における振幅値の最終値を取り込み量とする例である。これは、応答速度の観点からも、時間をなるべく長くとりたい場合に適している。サンプルホールド回路などで構成し、駆動信号をそのまま取り込み信号として利用できるものである。

図１４（ｃ）は、検出パルス波形のピーク値を取り込む例であり、ピークホールド回路で構成することができる。

図１４（ｄ）、（ｅ）、（ｆ）はノイズ対策として有効な手段である。

図１４（ｄ）は、検出パルス波形にノイズがのっている例を示した図であり、このままでは、正確な情報を検出できない。そこで、高周波成分をカットするローパスフィルタを通し、通過後のパルス波形を用いて、再度（ａ）～（ｃ）の取り込み手段を適用する。

図１４（ｅ）は、駆動素子の特性上、ある程度輝度情報がばらつく場合に適応する。また、ノイズによってばらつく場合にも適応できる。取り込み点は（ａ）～（ｃ）のどれを用いても良いが、輝度取り込み動作を複数回行い、その平均値を演算し、輝度情報とするものである。この動作を行うことにより、取り込んだ値の特異点を平均化することができる。

BNSDOCID: <WO___0126085A1_I_>

図１４（ｆ）は、商用周波数（西日本では６０Ｈｚ）がノイズとしてのっている場合である。このときは、検出パルス波形に商用周波数の成分が加算された波形となっている。これに対しては、高周波成分だけを通過させるフィルタを用いると検出パルス波形だけを取り込むことができる。また、輝度取り込み動作を商用周波数に同期させると、常に商用周波数の同じ位相で検出することができ、その成分を取り除くことが可能となる。

以上のように図１４（ｄ）～（ｆ）の方式を用いることにより、ノイズ成分を除去することが可能となる。

また、以上のような方式を採用することにより、簡単な構成で輝度情報を取り込むことができる。

＜輝度補正の動作＞

図１５に、補正回路１２の機能ブロック図を示す。補正回路１２は、各画素間での輝度ばらつきを抑える機能を有する。まず、輝度に関係する値を、前述した輝度取り込み手段５７によって測定する。輝度に関係する値を補正値演算器６に入力し、補正値を演算する。補正値演算器６は、測定した輝度に関係する値と目標輝度値あるいはずれ量などとを比較演算し、各々の画素が同一輝度になるような補正値を補正値メモリ５に保存していく。補正器４は、駆動する画素位置と同期させた補正値を補正値メモリ５から取り出し、時系列で入力される映像信号（輝度信号）を補正する。補正が行われた信号は信号ドライバに入力される。また、補正の方法として、信号ドライバが、駆動する画素位置と同期させた補正値を補正値メモリ５から取り出し、階調指令値を変更する方式でも良い。このように、補正値は、各画素の輝度特性に応じて階調信号を補正するものである。

BNSDOCID: <WO___0126085A1_I_>

（輝度補正方法１）

補正方法について説明する。図１６に、例として電子放出素子の電圧電流特性を示す。特性は非線形である。階調制御の際に、電流値をある等間隔の値で変化させて実現する場合、駆動電圧は、等間隔のステップとはならない。このため、映像信号の値をそのまま入力するとずれが発生する。また、この電流特性は、表示パネル内の電子放出素子全てに同じではなく、それぞれ異なっている。入力信号に対し比例特性とするためには図１６（ｂ）の関係に補正しなくてはいけない。この補正を行うため、まず輝度取り込み手段５７によって。全画素の輝度情報を取り込み、目標輝度と比較を行う。目標輝度とずれている場合は駆動電圧を変化させ再度輝度を測定する。これを繰り返すことにより、目標輝度に収束する電圧値が決定する。また、あらかじめ、素子特性が測定されている場合は、目標値になる駆動電圧を用いればよい。目標輝度となるその値を補正値テーブルに書き込む。この補正値は絶対値でもよく、ある基準値に対する比例係数でもよい。目標輝度は例えば、図１６では４ステップあるため、それぞれについて補正値を求め、補正値テーブルに書き込む。このため補正値テーブルは画素数(ピクセルあるいはサブピクセル)×階調ステップ数用意する。

また、通常のパルス幅変調による階調制御であれば、ある目標電流値は１つであり、補正テーブルは画素数分でよい。補正器４は順次入力される映像信号を、その表示場所に同期させて、補正値テーブルから補正値を取り出し順次補正を行っていく。このとき、補正値の値（電圧や電流値）をそのまま使用してもよいが、補正値から補正式を求めて、計算式で入力信号を補正してもよい。

このように、本発明は、映像入力信号のガンマ補正をこの輝度テ

BNSDOCID: <WO___0126085A1_I_>

ーブルで行う駆動方法である。全画素について階調毎のデータを用意して補正を行うことにより、表示パネル内での輝度ばらつきを精度よく補正できるものである。

（輝度補正方法２）

他の補正方法について説明する。画像表示装置のある場所における画素の駆動特性を、図１７に示す。例として電子放出素子の電圧電流特性を示したものであり、特性は非線形である。

まず、信号ドライバ７は、例えば出力時間幅制御を行うものとする。そして、ある特定の画素だけを、例えば全白信号（駆動電圧Ｖ０で）駆動するとする。このとき、その画素の輝度はＩＯとなる。画素を構成する電子放出素子は、特性のばらつきがあり、同じ電圧で駆動しても、同じ輝度が得られるとは限らない。図１７の特性では、ある目標輝度値をＩｄとしたとき、実際の輝度はＩＯであるため、輝度が不足している状態である。

この輝度情報を、アノード電流取り込み手段によって放出電流値Ｉｅとして測定する。放出電流値と実際の輝度とは予め測定しておき、相関がとれているものとする。この放出電流値Ｉｅと目標値（目標輝度値Ｉｄと相関がとれている値）と比較する。この場合はＩｅの値のほうが小さいので、駆動電圧を増加させる方向へ補正値を変更する。駆動方法は出力時間幅制御とした場合、振幅値（駆動電圧）を補正する。このとき、補正値は駆動電圧そのものの値でも、比例係数でも良い。

この輝度取り込みと補正動作を、全ての画素について順次行っていく。全画素について、補正値の変更を１度行ったところで、再度この補正動作を行う。つまり、輝度情報（放出電流量Ｉｅと目標値（目標輝度値Ｉｄと相関がとれている値）との偏差がある一定値以

BNSDOCID: <WO___0126085A1_I_>

下になるまで、補正値の変更を繰り返すものである。収束条件について、偏差の目安としては、表示する画像にもよるが、目標値の40dB以下が望ましい。先ほどの画素における階調実現波形を図18に示す。補正前は振幅値がVOであったが、補正完了後は振幅値がVdとなっていることがわかる（収束条件については、後述する）。

以上のように、駆動電圧を画素毎の特性に合わせて補正することにより、全画素を目標輝度に揃えることができ、輝度ばらつきを改善することができる。

また、通常の時間幅変調による階調制御であれば、ある目標振幅値は1つで充分であり、補正メモリは画素数分を用意すればよい。

なお、時間幅制御に限るものではなく、振幅値制御であってもかまわないし、その場合は、補正値は時間幅であってもよいし、振幅値であっても良い。

（輝度補正方法3）

次に、他の階調方式での補正方法について説明する。このとき、補正器4を使用するのではなく、信号ドライバ内にあるデコーダが補正値メモリ5の補正値を使用して、補正をおこなう方式である。デコーダでは、振幅値制御と時間幅制御を同時に行うことにより、階調制御を実現する方式をとっている。図20は一例であり、時間幅4階調、輝度値（放出電流値）4階調の合計16階調を実現するものである。

輝度ばらつきが補正される動作を説明する。図19に2つの特性を示す。これは表示パネル7のある場所における隣接する画素A，Bの特性である。ある目標輝度値I0に対し、駆動電圧V0で駆動する。このとき画素Aは輝度IAで発光し、画素Bは輝度IBで発光する特性だったとする。このとき、両者とも同じ輝度で発光する

BNSDOCID: <WO___0126085A1_I_>

ために、駆動電圧を補正する。画素Ａの駆動電圧はＶＡに、画素Ｂの駆動電圧はＶＢとなるように、補正値を設定する。このとき、補正値の値（電圧や電流値）をそのまま設定値として使用してもよいが、補正値から補正式を求めて、計算式で入力信号を補正してもよい。また。基準値からの係数値（ゲイン）を設定値としてもよい。

このように駆動電圧を画素毎の特性に合わせて補正することにより、輝度を同一にすることができる。また、画素Ａ、画素Ｂの出力波形は図２０の様になる。画素Ｂの方が画素Ａに比べて、駆動電圧値が上がっているが、同一輝度になるように補正がかけられているからである。

このとき、輝度を等間隔の４ステップで変化させる駆動電圧を求める必要がある。各素子（ピクセルあるいはサブピクセル単位）毎に、輝度値が等間隔の４ステップとなるような補正値あるいは駆動電圧値を、補正値メモリに書き込む必要がある。補正値メモリは画素数（ピクセルあるいはサブピクセル）×階調ステップ数用意することになる。信号ドライバ７内のデコーダは、駆動する画素に同期させて、補正値メモリから補正値を取り出し、駆動電圧を補正し図２０のような駆動波形を出力する。

このように、デコーダが補正値メモリを使用し、輝度ステップが目標値となるように、各画素において駆動電圧を補正することにより、正確に輝度を制御することができる。これにより、表示パネル内での輝度ばらつきを精度よく補正できるものである。

以上のように、輝度取り込み手段と補正値メモリを持つことにより、画素の輝度むらを補正することができる。

なお、階調のステップはこれに限るものでなく任意の数でかまわない。また駆動電圧値を補正したが、これに限るものでなく駆動電

BNSDOCID: <WO___0126085A1_I_>

流値を補正してもかまわない。

このとき、駆動電流を一定にする定電流制御を行う場合がある。これは、通常カソード電流を一定になるように駆動電流一定制御をおこない、輝度もそれに従い一定制御が行えるものである。このため、補正が必要ないように考えられる。しかし、実際はアノード電流を一定に制御しても、引き出し電極への漏れ電流などで輝度は一定にはならない。つまり、一定電流制御を行っている駆動方式においても輝度に合わせて電流値を補正することによって、正確に輝度を制御する本発明が有効である。

また、階調制御方式もこれに限るものではなく時間幅を補正値としてもよい。

（輝度補正動作４）

上記のような構成によって出力時間幅制御と出力振幅値制御を組み合わせることにより、素子および駆動回路に高速性と高精度を必要とすることなく、高階調を実現する階調実現方式である。ところが、この階調制御方式において、低輝度時には図５１で説明したような問題が発生していた。

そこで、低輝度を表示するとき（例えば最初の１６階調を出力するとき）は応答速度を速くするために、振幅値（駆動電圧あるいは電流）を大きくすることが必要になってくる（図２１）。

つまり、最初の１６階調までは、振幅値を２倍にして振幅値制御のみで階調を出力する（図２２）。このとき時間幅は１／２に減少するが、通常の時間幅制御（振幅を４／４とした時）に比べ２倍の時間があるため、応答速度としては追従する範囲である。

このように、振幅幅を２倍にして、時間幅制御のみで階調を出力することにより、素子の応答速度が追従し、低階調時でも精度よく

BNSDOCID: <WO___0126085A1_I_>

出力することができる。また、最初の１６階調をすぎると、時間幅制御を終了し、通常の階調実現方式にもどる（図２２（ｂ））。これは、１７／６３階調以降の階調値は、振幅値が２／４以上となり、応答速度としては問題にならないためである。

このように、低輝度側で時間幅制御を行い、高輝度側で時間幅制御と振幅値制御を同時に行う階調方式を行い、両方式を切り替えることにより、低輝度側での階調を精度よく出力することができる。また、低輝度側で応答速度が遅くなる場合、時間幅制御を行うのではなく、図２３（ａ）のように振幅幅制御を用いてもよい。これは時間幅を最大値の１／２まで延長し、素子の応答が追従する時間まで延ばすものである。このような制御を行うことにより、振幅値制御を行っても階調が精度よく出力できる。このため、低輝度側（例えば最初の１６階調を出力するとき）では、振幅値制御を行い、それを超えると振幅値制御を終了し、通常の階調実現方式にもどる（図２３（ｂ））。このように、低輝度側で振幅値制御を行い、高輝度側で時間幅制御と振幅値制御を同時に行う階調方式を行い、両方式を切り替えることによっても、低輝度側での階調を精度よく出力することができる。

また、以上２通りの実現方法において、切り替えのタイミングとして最初の１６階調すなわち、時間幅制御と振幅値制御を同時に行う階調方式における時間幅制御の階調数を用いたが、これに限るものではない。

例えば、階調数の５０％を境界として、階調方式を切り替えても良い。輝度あるいは階調数の最大値の５０％以下の場合は振幅値制御あるいは時間幅制御を行い、輝度あるいは階調数が最大値の５０％以上の時、時間幅制御と振幅値制御を同時に行う階調方式を行

BNSDOCID: <WO___0126085A1_I_>

ってもよい。この５０％という境界値は、低輝度時に、たとえば振幅値を最大値の５０％一定として出力時間幅制御を行った場合、実現できる輝度は最大値の５０％であるためである。

（輝度補正動作５）

上記（輝度補正動作４）で説明しときた本発明の制御方式に加えて、階調実現方式の切り替えを、時間に従って行う方式について説明する。

図２４は一例を示し、図面と共に説明する。図２４において、例えば低輝度側の１６階調までは階調実現方式１を行い、その後１７階調以上は階調実現方式２を行う場合を考える。

階調実現方式は、出力時間幅制御、出力振幅値制御、出力時間幅制御と出力振幅値制御を同時に行う階調方式、などがあり、素子に応じて任意に選択してかまわない。

このとき、２つの階調実現方式が異なるため、境界のところで輝度ずれが発生する場合がある。このため、画像を表示したとき、その部分に輝度の差が発生し、疑似輪郭のような形で見えてしまう不具合が発生する。

そこで、この不具合を緩和するために図２５に示すように、階調実現方式の切り替え階調数を時間に従って変化させる。図２５において、１フレーム目は、１６階調目までは階調実現方式１を行い、１７階調目からは階調実現方式２を行う。次のフレームは、１７階調目までを階調実現方式１で行い、１８階調目からは階調実現方式２を行う。これをフレームごとに繰り返すことを行う。

このように、フレームごとに切り替える階調数を変化させ、輝度の変化を緩和させることにより、輝度ずれを認識できなくするものである。

BNSDOCID: <WO___0126085A1_I_>

以上述べてきたように、時間に従って階調実現方式を切り替えることにより、階調を違和感なく表示することができる。

なお、時間に従って切り替える方法、切り替える量（１階調）は、これに限るものではなく、２階調ずらしても、それ以上でもかまわない。また、切り替えのタイミング（１フレーム）もこれに限るものではなく、2フレーム以上あるいは違う時間単位でもかまわない。表示する素子の特性に合わせて、輝度ずれが目立たなくなればよい。

＜経時変化補正の動作＞

以上述べてきた、輝度補正方法は、初期状態での輝度むらを補正する方式である。これは、パネル出荷時の検査などで、初期特性に対して補正を行えば、均一な表示が行える。しかし、初期状態で輝度むらがなくても、例えば、同じ情報を長時間表示していた場合など、表示を行っている画素は他に比べて、劣化が進行している場合がある。例えば同じ駆動電圧を印加しても、劣化が進んだ画素は輝度が低下している。このため、次に全画素を１００％の輝度で発光させた場合、補正テーブルにて補正を行っていても、ある情報を表示させていた部分の発光素子は劣化が進んでいるために他の部分よりも輝度が低くなる。よって輝度差が発生し、視覚的には焼き付きのような現象が発生する。

この現象を解決するために、これまで説明してきた輝度補正方法を用いて、再度補正値メモリを変更する。

例えば、一定時間（たとえば１０００あるいは２０００時間など）経過した表示パネルに対して、再度補正を行う。しかし、補正動作は各画素毎に順次行っていくため、ある時間が必要であり、その動作中は映像表示を中断しなくてはいけないという問題が発生する。

本発明は、映像表示を中断することなく輝度ばらつきの補正を可

BNSDOCID: <WO___0126085A1_I_>

能とするものであり、動作例を以下に示す。

図２６および２７は、ＣＲＴなどで用いられている、映像情報と走査方法について模式的に示したものである。ＣＲＴでは、電子ビームを走査するため、必ず帰線期間（ブランキング期間）が存在する。また、現在の地上波放送ＮＴＳＣ方式の映像信号にも、この帰線期間が存在し、水平ブランキング期間（図２６）と垂直ブランキング期間（図２７）がある。

ＮＴＳＣの規格（EIA RS-170A）では、水平ブランキング期間は１０．９±０．２μｓ、垂直ブランキング期間は、２０Ｈ（Ｈ：１水平走査期間、約６３．５μｓ）＝１．２７ｍｓと決められている。また、ハイビジョンの規格では、水平ブランキング期間は３．７７μｓ、垂直ブランキング期間は、４５ライン（ライン周波数３３．７５ｋＨｚ）＝１．３３ｍｓと決められている。

この帰線期間中は、映像出力がなく、空き時間である。この帰線期間を利用して、ある画素における輝度補正動作を行うものである。

また、初期段階の輝度ばらつきを補正する動作においては、映像出力への影響を考えなくてよいため、連続して輝度補正動作を行っても良い。また、初期補正において、この補正動作をブランキング期間に行っても良い。

＜装置の形態＞

以上述べてきた階調駆動方式と輝度補正方式を実現する場合、一般的にはドライバーＩＣとして実現する。このとき、補正値を計算する回路、補正テーブル、補正器などを１チップ化してもよい。また、階調を実現するドライバーＩＣの中に補正テーブルを設け、補正を行う構成も考えられる。この様に、機能ブロックを１チップ化することにより、ドライバコストも下がりコストダウンに寄与する

BNSDOCID: <WO___0126085A1_I_>

とともに、装置全体が小型軽量化される効果がある。

また、この駆動装置を搭載する画像表示装置においても、階調を精度良く実現するとともに、輝度ばらつきを抑え、小型軽量、安価な装置を提供することが可能となる。

以上説明してきた本発明の実施例によれば、時間幅制御と振幅値制御を同時に行う階調実現方式を採ることによって、高解像度の表示パネルに対しても、階調を精度よく出力することができ、さらに補正メモリによる輝度方正手段を構成することにより、初期及び経時変化に対しても輝度ばらつきを抑えることができる。このことにより、従来、パネル製造時に階調性や均一性で不良となっていたパネルに対しても、性能および特性を向上することができる。このため、製造歩留まりを向上し、安価で良質な画像表示装置を提供することができる。

なお、以上実施の形態で説明したのは、電子放出素子を例にして階調制御と輝度補正を説明したが、これに限るものでなく、有機ＥＬやＬＥＤを対象としたディスプレイの駆動についても適応可能である。

（実施の形態２）

実施の形態２として、経時変化補正の動作の他の例を示す。本実施の形態２に係る輝度補正方法を、図２８を参照して説明する。あるブランキング期間（水平あるいは垂直）を考える。画素を駆動して発光させ、輝度情報を取り込み（これは、例えばアノード電流）、駆動の補正値を計算し、補正メモリに保存する、この一連の動作をこのブランキング期間に行うものである。ブランキング期間にこの動作を行えば、映像出力に影響なく、輝度補正動作が可能となる。また、発光する画素は、一画素ずつであり、きわめて短時間である

BNSDOCID: <WO___0126085A1_I_>

ため、利用者には認識されない利点がある。

例えば、ＮＴＳＣの水平ブランキング期間に、この動作を行うとする。高速応答が可能な素子であり、この期間（１０．９μｓ）に発光動作が可能であるとすれば、一水平ブランキング期間に、１画素づつ補正動作を行うことができる。映像出力に影響なく補正ができるため、補正時間は考慮しなくて良いことになるが、例えば解像度がＶＧＡ相当のパネルの場合、一回の測定時間は　６４０×４８０×１／５２５×１／３０＝１９．５(sec)となる。

また、μｓオーダーの応答速度がない素子においては、垂直ブランキング期間に補正動作を行えばよい。例えば、ＮＴＳＣの垂直ブランキング期間は、１．２７ｍｓであるため、充分補正動作が行える。この垂直ブランキング期間に１画素のみを測定しても良いが、たとえば、素子の応答速度と補正動作を含めて１００μｓで完了するとすれば、このブランキング期間に複数個の画素を補正することができる。

このときは、一回の垂直ブランキング期間に１０画素の輝度補正動作が可能となる。この場合も、映像出力に影響なく補正ができるため、補正時間は考慮しなくて良いことになるが、例えば解像度がＶＧＡ相当のパネルの場合、一回の測定時間は

６４０×４８０×１／１００×１／６０＝５１．２(sec)

となる。

この様に、映像信号のブランキング期間に、画素を駆動して発光させ、輝度情報を取り込み、駆動の補正値を計算し、補正メモリに保存する動作を行う。この一連の動作をこのブランキング期間に行うことにより、画像出力に影響なく輝度補正動作が可能となる。

（実施の形態３）

BNSDOCID: <WO___0126085A1_I_>

実施の形態３として、経時変化補正の動作の他の例を示す。本実施の形態３の輝度補正方法を、図２９に示す。あるブランキング期間（水平あるいは垂直）を考える。このブランキング期間には、画素を駆動して発光させ輝度情報（例えばアノード電流）を取り込む動作のみを行う。これは、解像度が高くなりブランキング期間が短くなった場合など、最低限の動作のみをブランキング期間に行うものである。ブランキング期間に輝度情報さえ取り込んでおけば、あとの補正演算とメモリ保存動作は、画像出力動作と重なったとしても、平行して同時に行って支障はない。

また、輝度情報一時保管メモリ（不図示）などを用意して、画素発光と輝度情報取り込み動作のみを全画素にわたって先行して行い、輝度情報一時保管メモリに一時保管しておく。このあと、映像出力のタイミングに関わらず、輝度情報一時保管メモリから輝度情報を読み出し、補正値演算とメモリ補正を全画素にわたって行う動作を行っても良い。

この様に、画素を発光させ、輝度情報を取り込む動作のみをブランキング期間に行い、補正値演算と補正メモリに保存する動作をそれ以外のタイミングに行っても、画像出力に影響なく輝度補正動作が可能となる。

（実施の形態４）

実施の形態４として、経時変化補正の動作の他の例を示す。図３０に、表示パネル全体の補正手順フローチャートを示す。まず、ある画素において、ステップ１０で画素を発光させる。次にステップ１１で輝度情報を取り込む。電子放出素子から構成される表示パネルであれば、駆動電流あるいはアノード電流を検出すればよい。ステップ１２において、補正値を演算し、ステップ１３で補正メモリ

BNSDOCID: <WO___0126085A1_I_>

に保存する。ここまでのステップ１０～１３までは、前述してきた輝度補正動作と同様に進めてかまわない。つまり、このステップ１０～１３を一つのブランキング期間に行っても良いし、ステップ１０と１１のみを一つのブランキング期間に行っても良い。次に、収束判定であるが、取り込んだ輝度情報は、輝度値に対応したデータであり、ある基準値（目標値）と比較することができる。この値は、輝度取り込み系のゲインによって値は異なるが、輝度値と何らかの関係（例えば比例関係、累乗関係）があるものと考えることができる。そこで予め必要とされる輝度値と輝度情報（例えば、アノード電流値）との関係を計測しておき、所望の目標値を設定することができる。ステップ１４では、取り込んだ輝度情報とある目標値との差を計算し、この偏差がある一定以下になったかどうかを判定する。その基準として、隣接画素間の輝度ばらつきの許容範囲と密接に関係しているが、例えば、偏差を目標値に対して４０ｄＢ以下であるとすると約１％以下となる。ここでこの偏差がその数値以上である場合、変更した補正値で、再度同じ画素を駆動する。つまりステップ１０へ戻る。この様にして、補正動作を繰り返すことによって、ある回数で偏差がある値以下に収束する。ある画素で偏差が収束すればステップ１５に進み、次の画素に進む。そしてステップ１５で全画素が終了したかを判定する。全画素が終了していなければステップ１０に戻り同様の動作を繰り返し行う。もし、全画素が終了すれば、補正動作は終了である。全画素のそれぞれの画素について、偏差がある値以下になったことになり、結果として輝度ばらつきがある値以下に収束することになる。

なお、画素毎の輝度取り込み動作は、毎回の映像ブランキング期間に連続して行っても良いし、連続ではなく任意のタイミングで行

BNSDOCID: <WO___0126085A1_I_>

っても良い。

この様な補正手順を踏むことによって、表示パネルの全画素において輝度の補正を行うことができ、輝度ばらつきを抑えることが可能となる。

（実施の形態５）

実施の形態５として、経時変化補正の動作の他の例を示す。図３１に、表示パネル全体の補正手順フローチャートを示す。このフローチャートでは、全画面にわたって一度ずつ補正を行う方法である。前述の実施の形態では、同じ画素について偏差が収束するまで輝度補正を行っていた。しかし、この方法では、収束状況によっては、同一画素のみが光ってしまい、発光が認識される場合が発生する。このため、この実施の形態では、一画面を構成する画素において、一度だけ輝度補正を行っている。全画素が収束するまで、この動作を繰り返すこととなる。

ステップ２１～２３までは、前述した動作と同様である。次に、判定動作をおこなわず、次の画素へ進む。そして、ステップ２０～２４の動作を全画素について終了するまで繰り返す。全画素について一度補正動作が終了すれば、収束状態を調査する。これは、取り込んだ輝度情報とある目標値との偏差を調べることになるが、各画素での測定段階でこれを判定し、画素ごとに用意された判定テーブル（不図示）を用意しても良い。例えばステップ２７では、この判定テーブルによって各画素の収束状態をチェックし、全画素の偏差が収束していなければ、再度補正作業を始める。この場合ステップ３０に戻る。このとき、各画素の収束状況に関わらず、再度全画素について補正作業を行っても良いし、判定テーブルに従って収束していない画素のみを再補正してもかまわない。ステップ２７で、全

BNSDOCID: <WO___0126085A1_I_>

画素の偏差がある一定以下になり収束すれば、補正動作は終了となる。

なお、画素毎の輝度取り込み動作は、毎回の映像ブランキング期間に連続して行っても良いし、連続ではなく任意のタイミングで行っても良い。

この様な補正手順を踏むことによって、表示パネルの全画素において輝度の補正を行うことができ、輝度ばらつきを抑えることが可能となる。

（実施の形態６）

実施の形態６として、経時変化補正の動作の他の例を示す。これまで述べてきた経時変化補正の動作では、ある画素を発光させて、その輝度情報を取り込む動作であった。これは、図３２に示すように、ある画素における輝度特性が、経時変化によって変化しているためである。初期特性がＡの曲線であったとき、ある時間が経過したとき、Ｂの特性になったとする。このとき、しきい値電圧や特性の傾き具合も変化しており、再度輝度を測定しないと補正ができない状態である。通常の素子では、以上のように特性が変化するわけであるが、素子によっては、図３３の様な変化をするものがある。図３３では、初期特性がＡの曲線であり、しきい値電圧（発光し始める電圧）はVth（A）である。この素子は、ある時間が経過したとき特性Ｂに変化する。このとき、特性Ｂは特性Ａを平行移動しただけの特性であり、しきい値電圧がVth（B）へ変化しただけで、曲線の傾きは変わっていない。この様な経時変化をする素子においては、輝度補正動作を行う場合、しきい値電圧だけを検出すればよい。この場合、今まで説明してきた実施例の中において、画素をある輝度で発光させて輝度情報を取り込むという動作の代わりに、画素を駆

BNSDOCID: <WO___0126085A1_I_>

動して発光し始める電圧値を検出するという動作を行えば、その他の動作は同様でよい。つまり、駆動電圧を発光しない状態から上昇させて、発光し始めたときの電流を検出する。このときの電流は、駆動電流でも、アノード電流でもかまわない。しきい値電圧が検出できれば、電圧値をもって補正値としていた場合、その補正値にしきい値電圧の変化分を加算すれば良いだけである。この場合、補正動作は、各画素につき一回となり、繰り返し動作は必要なくなる。このとき、しきい値電圧の検出では、画素はほんのわずかしか発光しないため、利用者には全く認識されずに補正動作を行うことができる。

このように、素子の特性が経時変化によって平行移動しただけの場合は、しきい値電圧の検出だけで済むこととなる。

（実施の形態７）

実施の形態７として、経時変化補正の動作の他の例を示す。以上述べてきた補正手順では、画素毎に取り込んだ輝度情報から、目標輝度に関係するある基準値（目標値）と比較演算して補正値を求めている。このとき、この基準値は、予め目標となる輝度を設定しておき、その輝度目標値から換算した駆動制御パラメータ（たとえば、駆動電流値、駆動電圧値、駆動時間幅など）である。

通常、目標値は、時間経過に対しても一定にしておき、経時変化に対する補正動作時でも、この目標値と比較してこれより輝度が低いと判定された画素については、輝度を向上させるような補正値をとることになる。つまり、全画素の輝度をある一定目標値になるような方向に補正を行う方式である。

一方、素子の劣化特性を考えたとき、劣化して輝度が落ちてしまったその画素において、輝度を向上させるように制御を行うと、そ

BNSDOCID: <WO___0126085A1_I_>

の特定の素子の寿命が極端に短くなってしまう場合がある。この様なときには、目標値を一定値とはせずに、測定した全画素の輝度情報から演算して、目標値を設定しても良い。

たとえば、全画素について測定した輝度情報において、その中の最小値を目標値としてもよい。この時、他の画素における補正は、輝度を落とす方向に制御されることになる。

また、目標値とする値は、全画素について測定した輝度情報における最小値だけでなく、最大値やその中間的な値、たとえば平均値、中央値や、最頻値などが考えられ、パネルの特徴にあわせて任意に設定すればよい。

さらに、ＣＲＴなどの映像では、蛍光体の劣化などから、時間経過とともに画面全体の輝度が少しずつ減少している。しかし、人間の視覚では、画面全体であり、かつ時間的な輝度変化が僅かなため、その変化には気づいていない場合が多い。これを利用して、輝度の目標値を一定値とするのではなく、時間とともに漸減する値をとることが可能となる。つまり、目標値を時間の関数として、時間経過とともに減少する値をとることができる。

例えば、輝度劣化のカーブとしては、図３４（ａ），（ｂ），（ｃ）に示すような形が考えられる。図３４（ａ）は、時間と共に輝度が劣化している特性であるが、時間が経つにつれて初期の頃よりも劣化度合いが大きい素子特性となっている。また、図３４（ｂ）も、時間と共に輝度が劣化しているが、時間が経つにつれて初期の頃よりも劣化度合いが小さくなる素子特性となっている。これらの特性は、通常の素子によくある劣化特性である。

一方、図３４（ｃ）の特性は、ある所定の時間までは輝度を保持しておき、その後は急激に輝度を落とすカーブである。図３４（ｃ）

BNSDOCID: <WO___0126085A1_J_>

では、駆動時間が２００００Ｈまでは、初期輝度の８０％までしか減少していないが、その後、急激に輝度を落としている。この、４００カンデラ、２００００Ｈおよび８０％という数値は、一例であり、これに限るものではなく、任意に設定すればよい。このような輝度変化カーブであると、ある所定の時間まで明るい映像を維持することができ、一定期間品質を保証することができる。そして、その後はユーザーに寿命であることを知らせることになる。ユーザー側にとっても利便性の良い映像表示装置となりうる。

なお、具体的な構成としては、例えば図３５に示すように、補正回路１２内に、輝度を再設定する手段として輝度設定器１００を設けるように構成すればよい。

このような、時間とともに漸減する目標値を設定することにより、個々の素子に対して過度な駆動を防ぐことが可能となり、素子の寿命や蛍光体の寿命を延長させることができる。

なお、本実施の形態では、目標値は漸減傾向としたが、これに限るものではなく、初期値を越えることなく減少する特性であればかまわない。また、素子の特性に合わせて時間とともに変化させればかまわない。

（実施の形態８）

実施の形態８として、経時変化補正の動作の他の例を示す。以上述べてきた補正手順では、画素毎に取り込んだ輝度情報から補正値を求めている。このとき、輝度情報はアノード電流を検出した値、あるいは電流制限用抵抗の電流である。これは、電子放出素子から放出された電子の量を検出しているものである。

通常は、この電子放出量が一定であると、蛍光体が発光したときの輝度は一定となる。ところが、実際は、蛍光体も時間とともに劣

BNSDOCID: <WO___0126085A1_I_>

化している（図３６）。このとき、蛍光体に同じ電子の量が衝突しているにもかかわらず、発光輝度が変化（減少）する。

図３７に蛍光体の劣化を考慮した補正動作手順を示す。ステップ１からステップ４までは、今まで述べてきた補正手順である。異なるのは、ステップ５で蛍光体の輝度劣化に関する値を算出し、補正値を演算するステップ３において、取り込んだ輝度情報の値と、蛍光体の輝度劣化に関係する値の両方を用いて、補正値の演算を行う点である。かかるステップ５の処理は、例えば図３８に示す蛍光体輝度劣化演算器１９０によって行えばよい。

次に、ステップ５の処理について説明する。先ず、蛍光体の輝度劣化に関係する値に関して説明する。蛍光体の時間に伴う劣化は、蛍光体への加速電圧値、および衝突電流量の時間積分値などによって見積ることができる。たとえば、加速電圧を一定としたとき、蛍光体の輝度劣化特性は、衝突電流量の時間の関数とおくことができる。このとき、劣化度合いの数値として輝度劣化係数を考えると、初期値を１．０として時間とともに減少する関数となる。この輝度劣化係数を数式として持っておく、あるいは、時間に対する参照テーブルの形で持っておいてもかまわないが、輝度劣化に対して時間に関する係数が与えられることになる。

一方、補正を行う画素においては、画素ごとに出力する電流量を積算することは可能である。今まで述べてきた駆動方式の中で、例えば振幅値制御を行う場合を考える。このとき、ある駆動期間に、振幅値（電流量）を一定にして、ある階調指令値に従って時間幅を制御して、素子を駆動する。そのときに放出される電流量は時間に比例したものとなる。例えばその時間幅の情報を積算していけば、ある画素の蛍光体に衝突する電子量の時間積分量と等価と考えるこ

BNSDOCID: <WO___0126085A1_I_>

とができる。それぞれの画素について、その積算量を積算量テーブルに保存すれば、電流の時間積分値情報として蓄積することができる。

次に、画素の補正動作時に、その時点での時間積分値情報から、その時の輝度劣化補正係数を求めることができる。例えば、補正時の経過時間が１００時間でその時の時間積分値情報が１０時間３０分とする。この時の輝度劣化補正係数をたとえば０．９８であったとする。次に、計算された補正値によって駆動され、発光したときの輝度が、その輝度補正係数の逆数となるように、係数を掛ける。具体的にパルス幅制御の時では、時間幅と輝度が比例するため、演算された補正値（今回は時間幅自身の値）に、この輝度劣化補正係数（このときは０．９８）の逆数を掛けることになる。補正値と輝度が比例しない駆動方法の時には、輝度補正係数をさらに演算し直すこととなる。また、この輝度劣化補正係数は逆数を掛けるだけでなく、素子の特性や駆動方式に合わせて、足し算や引き算、微積分などを用いて補正してもかまわない。

以上のように、蛍光体の輝度劣化特性を考慮して、補正値をさらに変更することにより、蛍光体の劣化をも考慮した輝度補正が可能となり。より正確な経時劣化の補正動作が可能となる。

なお、平均的な映像を出力している時などで、蛍光体に衝突する電子量の時間積分量に差がない場合や、すべての画素毎に積算量テーブルを用意するのがコストアップになる場合などは、時間積分情報を、単にパネルの駆動時間と置き換えてもよい。

また、蛍光体の発光色によっても輝度劣化特性が違う場合は、Ｒ、Ｇ、Ｂそれぞれに対して輝度劣化補正係数を用意しておく。

なお、蛍光体劣化のパラメータとして、衝突電流成分値を使用し

BNSDOCID: <WO___0126085A1_I_>

たが、これに限るものでなく、劣化度合いを見積もれる量であればかまわない。

以上、この様な補正手順を踏むことによって、表示パネルの全画素において輝度の補正を行うことができ、輝度ばらつきを抑えることが可能となる。

（実施の形態９）

実施の形態９として、経時変化補正の動作の他の例を示す。以上述べてきた補正手順において、補正動作を行う画素の順序について、模式図を図３９，４０に示す。図３９では、輝度補正を行う画素を、順次隣接する画素に移っていく方法である。これは、通常のＣＲＴで行われている映像出力方式と同様の順序である。この方式は順次行うだけであり、構成が簡単となる。

また、隣接する画素を順次補正する動作であると、発光期間は短いとはいえ、発光が直線的になり、タイミングによっては発光が筋状に認識される場合がある。この場合は、図４０に示すように、隣接する画素を順次選択するのではなく、隣接しない画素を任意に選択して輝度補正を行えばよい。このようにすることにより、輝度補正動作は、全く認識することができなくなる。

（実施の形態１０）

実施の形態１０として、経時変化補正の動作の他の例を示す。図４１に、輝度補正動作の動作間隔例を示す。前述した実施の形態にあるような動作で、輝度補正を行う場合、ある間隔で再補正を行うことになる。その再補正動作の間隔は、素子の特性に応じて任意に決定することとなる。本発明では、利用者に認識されることなく輝度補正動作が可能になるため、補正間隔はいつでもかまわない。例えば、一定間隔で１０００時間毎に行っても良い。

BNSDOCID: <WO___0126085A1_I_>

図４２に、表示パネルを構成する素子の寿命特性を示す。時間と共に輝度が劣化しているが、初期の頃よりも時間が経つにつれて劣化度合いが大きい素子特性となっている。このような特性をもつ表示パネルの場合、輝度補正の間隔を最初は長めに設定し、時間が経つにつれて、間隔を短くすれば、輝度ばらつきは最小限に抑えることが可能となる。

また、図４３に、表示パネルを構成する素子の寿命特性を示す。この特性においても、時間と共に輝度が劣化しているが、初期の頃よりも時間が経つにつれて劣化度合いが小さくなる素子特性となっている。このときは、輝度補正の間隔を最初は短時間に設定し、時間が経つにつれて、間隔を長くすれば、輝度ばらつきは最小限に抑えることが可能となる。

輝度補正動作の間隔を一定間隔で行っても良いし、また、以上述べたように、素子の特性に応じて、その再補正動作の間隔を設定することによっても、輝度ばらつきを最小限に抑えることができ、利用者に認識されることなく輝度ばらつきを補正することができる。

なお、輝度補正の間隔を変化させる具体的な構成としては、例えば図４４に示す再補正指令演算器１８０によって行えばよい。

（実施の形態１１）

実施の形態１１として、経時変化補正の動作の他の例を示す。図４５に、輝度補正動作の動作間隔例を示す。本実施の形態では、連続して全画面の輝度補正動作を行うものである。前述した実施の形態では、ある間隔で再補正を行っていたが、本発明の利点として、ブランキング期間に輝度補正を行うため、利用者に認識されることなく動作を行うことができる。このため、ある期間を置かずに連続して、全画素の補正を行うことが可能となる。この時、常に補正が

BNSDOCID: <WO___0126085A1_I_>

効いているため、輝度劣化の度合いに関わらず、輝度ばらつきのない表示が可能となる。

なお、全画面の輝度補正動作は連続して行っているが、その中で、画素毎の輝度取り込み動作は、毎回の映像ブランキング期間に連続して行っても良いし、連続ではなく任意のタイミングで行っても良い。

なお、今まで説明してきた実施の形態の中で使用している輝度は、パネルの正面から測定した輝度で統一している。ただし、条件によっては、正面でなくてもよく、統一して使用すれば問題ない。

また、上記実施の形態によれば、表示パネルにおいて、ある画素を発光させその輝度情報（例えば駆動電流あるいは、ＦＥＤではアノード電流を）取り込み、輝度補正メモリを作成し、その補正メモリに従って駆動を補正することにより、初期特性と経時変化の両方に対して発光むらのない表示が実現できる。

さらに、映像休止期間に、画素の輝度情報を取り込み、その輝度情報を基にして補正メモリを更新することにより、映像出力を中断することなく、経時変化を補正することができる。そのため、利用者にも意識させることなく補正動作が可能となり、高い表示品質を維持できる表示パネルを提供することができる。

（その他の事項）

（１）以上述べてきた階調駆動方式と輝度補正方式を実現する場合、一般的にはドライバーＩＣとして実現する。このとき、補正値を計算する演算回路、補正値メモリ、補正器、信号ドライバなどを１チップ化してもよい。これらの回路において、どの回路の組み合わせで１チップ化してもよく、用途に応じて行えばよい。

（２）また、階調を実現するドライバＩＣの中に補正メモリを設け、

BNSDOCID: <WO___0126085A1_I_>

補正を行う構成も考えられる。この様に、機能ブロックを1チップ化することにより、ドライバコストも下がりコストダウンに寄与するとともに、装置全体が小型軽量化される効果がある。

（3）また、以上実施の形態で述べてきた動作を行う、表示パネル、階調駆動回路、輝度補正回路を搭載する画像表示装置においても、階調を精度良く実現するとともに、初期及び経時変化での輝度ばらつきを抑え、小型軽量、高品質の画像表示装置を提供することが可能となる。

（4）また、以上実施の形態で述べてきた動作を行う階調駆動回路あるいは、輝度補正回路を搭載した光源においても、輝度設定を変化させることができるため、適切な輝度を得ると同時に素子への負担を減らし、寿命を延ばすことができる。

産業上の利用可能性

以上のように本発明の構成によれば、主として経時変化に対して発光むらのない表示を実現することができる。具体的には以下のとおりである。

（1）輝度設定基準値を経過時間とともに変化させることにより、素子への負担を軽減し、寿命を延ばすことができる。

（2）補正メモリの更新間隔を輝度劣化特性に応じて変化させることにより、輝度測定及び判定に頼ることなく最適な間隔で再補正が可能となる。

（3）蛍光体を有する装置に関しては、蛍光体の劣化特性も考慮して輝度補正を行うことにより、輝度補正の精度が向上する。

（4）補正動作（画素を駆動し、輝度情報を取り込む）を映像信号出力に影響のない期間に行うことにより、映像表示を途中で中断す

BNSDOCID: <WO___0126085A1_I_>

る必要がなくなる。

（５）階調を実現するために、特に、振幅値制御と時間幅制御を同時に行う方式や、振幅値を増加させる方向に変化させて階調を表示する方式や、階調方式の切り替え制御を行う等により実現する。これにより、高階調を実現し、高品位な映像を出力することが可能となる。

BNSDOCID: <WO___0126085A1_I_>

請　求　の　範　囲

1．2回以上輝度を設定し、且つ、それぞれの輝度設定値が異なるような輝度設定動作を行って、設定輝度を駆動時間とともに変化させることを特徴とする表示パネルの駆動方法。

2．前記輝度設定値は、測定した輝度情報に基づいて決定し、この決定された設定輝度値に一致させるように輝度を補正することを特徴とする請求項1に記載の表示パネルの駆動方法。

3．画素を駆動させ、前記画素の輝度情報を取り込み、測定した前記輝度情報と輝度設定値とから補正値を演算し、前記補正メモリに前記補正値を保存し、さらに前記補正メモリに従って駆動量を補正する表示パネルの駆動方法であって、

2回以上輝度を設定し、且つ、それぞれの設定輝度値が異なるような輝度設定動作を行って、設定輝度を駆動時間とともに変化させることを特徴とする表示パネルの駆動方法。

4．前記輝度設定値は、前回の輝度設定値を越えることがないことを特徴とする請求項1に記載の表示パネルの駆動方法。

5．予め定めた間隔に従って2回以上輝度を補正し、且つ、それぞれの輝度補正動作の間隔が異なるような輝度補正動作を行って、再補正動作の開始間隔を変化させることを特徴とする表示パネルの駆動方法。

BNSDOCID: <WO___0126085A1_I_>

6．表示素子の輝度の劣化特性に応じて、前記輝度補正動作の間隔を変化させることを特徴とする請求項5記載の表示パネルの駆動方法。

7．画素を駆動させ、前記画素の輝度情報を取り込み、測定した前記輝度情報と輝度設定値とから補正値を演算し、補正メモリに前記補正値を保存し、さらに前記補正メモリに従って駆動量を補正する表示パネルの駆動方法であって、

全画素における前記補正メモリの一連の更新作業を、所定の間隔で行うことを特徴とする表示パネルの駆動方法。

8．前記補正メモリの一連の更新作業を、前記所定の間隔で行うのに代えて、常に継続して行うことを特徴とする請求項7に記載の表示パネルの駆動方法。

9．輝度を補正する動作を映像出力期間以外の期間で行うことを特徴とする請求項2記載の表示パネルの駆動方法。

10．前記画素の輝度情報の取り込み動作は、映像出力期間以外の期間に少なくとも画素を発光させて行うことを特徴とする請求項3記載の表示パネルの駆動方法。

11．前記映像出力期間以外の期間は垂直帰線期間であり、その期間内にあるまとまった数の画素について、輝度情報を取り込むことを特徴とする請求項10記載の表示パネルの駆動方法。

BNSDOCID: <WO___0126085A1_I_>

１２．隣接した画素を連続して駆動させないことを特徴とする請求項１０に記載の表示パネルの駆動方法。

１３．前記補正値計算は、測定した輝度情報と前記輝度を測定した素子あるいは画素の輝度に関する劣化特性との両方を用いて行うことを特徴とする請求項３に記載の表示パネルの駆動方法。

１４．蛍光体を有する発光面を持つ表示パネルの駆動方法であって、前記素子あるいは画素の輝度に関する劣化特性に代えて、蛍光体の輝度に関する劣化特性を用いることを特徴とする請求項１３記載の表示パネルの駆動方法。

１５．劣化特性を予め測定しておき、画素毎の駆動積算量を基にして劣化度合いを演算し、さらに測定した輝度情報との両方を用いて補正値を計算し、補正メモリを更新することを特徴とする請求項１３記載の表示パネルの駆動方法。

１６．測定した輝度情報と輝度設定値との差がある一定以下になるまで、補正作業を継続することを特徴とする請求項２記載の表示パネルの駆動方法。

１７．取り込む輝度情報は、駆動電流であることを特徴とする請求項３記載の表示パネルの駆動方法。

１８．取り込む輝度情報は、画素の発光開始点であることを特徴とする請求項３記載の表示パネルの駆動方法。

BNSDOCID: <WO___0126085A1_I_>

１９．表示パネルがアノード電極と前記アノード電極上に複数の蛍光体を有した発光面とを少なくとも有する表示パネルの輝度補正方法であって、取り込む輝度情報はアノード電流であることを特徴とする請求項３記載の表示パネルの駆動方法。

２０．表示パネルを形成した初期において、構成する全ての画素について、一画素ずつ画素を発光させ、前記画素の輝度情報を取り込み、更に、２回以上輝度を設定し且つそれぞれの輝度設定値が異なるような輝度設定動作を行ない、前記取り込まれた輝度情報と前記輝度設定値とから補正値を演算し、補正メモリに前記補正値を初期補正値として保存しておくことを特徴とする表示パネルの駆動方法。

２１．前記補正メモリに記憶された補正値に従って、入力輝度信号を補正することを特徴とする請求項３に記載の表示パネルの駆動方法。

２２．前記補正メモリに記憶された補正値に従って、表示パネルに印加する駆動信号の振幅値あるいは時間幅を補正することを特徴とする請求項３に記載の表示パネルの駆動方法。

２３．前記補正メモリには、画素ごとにγ補正用のデータも兼ね備えた補正値を演算し保存することを特徴とする請求項３に記載の表示パネルの駆動方法。

２４．表示パネルの階調実現方法は、振幅値制御あるいは時間幅制

BNSDOCID: <WO___0126085A1_I_>

御であること特徴とする請求項３に記載の表示パネルの駆動方法。

２５．表示パネルの階調実現方法は、出力を終了する時以外は、振幅値制御の電流あるいは電圧値を増加させる方向のみに変化させる階調方式であることを特徴とする請求項３に記載の表示パネルの駆動方法。

２６．表示パネルの階調実現方法は、振幅値制御と時間幅制御を同時に行う駆動方式であること特徴とする請求項３に記載の表示パネルの駆動方法。

２７．前記階調制御が、ｎビット（ｎは任意の整数）で表される階調データの上位ｍビット（ｍは任意の整数）を用いて最大値の１／2^mの間隔で振幅を制御された電流あるいは電圧値を出力する振幅値制御と、下位（ｎ－ｍ）ビットを用いて最大値の１／$2^{(n-m)}$間隔で時間幅を制御する時間幅制御を行うことを特徴とする請求項２６に記載の表示パネルの駆動方法。

２８．電流あるいは電圧値出力のＬＳＢを２度出力する、または出力時間幅のＬＳＢを２度出力する、または両者ともＬＳＢが２度あることを特徴とする請求項２６記載の表示パネルの駆動方法。

２９．振幅値制御の出力分割数より、時間幅制御の出力分割数が多くなることを特徴とする請求項２６記載の表示パネルの駆動方法。

BNSDOCID: <WO___0126085A1_I_>

３０．表示パネルの階調実現方法は、振幅値制御あるいは時間幅制御と、振幅値制御と時間幅制御とを同時に行う階調制御方式とを切り替えて階調を実現する駆動方式であること特徴とする請求項３に記載の表示パネルの駆動方法。

３１．出力する輝度信号レベルの大きさがある基準値以下の時には、振幅値制御あるいは時間幅制御を行い、基準値以上の時には、振幅値制御と時間幅制御とを同時に行う階調制御方式を行って階調を実現することを特徴とする請求項３０記載の表示パネルの駆動方法。

３２．前記基準値は出力階調数であり、振幅値制御と時間幅制御とを同時に行う階調制御方式における時間幅制御側の階調ステップ数とする手段を有することを特徴とする請求項３１記載の表示パネルの駆動方法。

３３．時間によって、階調実現方式を切り替えて階調を実現することを特徴とする請求項３０記載の表示パネルの駆動方法。

３４．２回以上輝度を設定し、且つ、それぞれの輝度設定値が異なるような輝度設定動作を行う輝度再設定手段を有し、設定輝度を駆動時間とともに変化させることを特徴とする輝度補正装置。

３５．輝度設定値に一致させるように輝度を補正する輝度補正手段と、前記輝度設定値を、測定した輝度情報に基づいて決定する手段と、を備えたことを特徴とする請求項３４に記載の輝度補正装置。

BNSDOCID: <WO___0126085A1_I_>

３６．２回以上輝度を設定し且つそれぞれの輝度設定値が異なるような輝度設定動作を行う輝度再設定手段と、画素を駆動する駆動手段と、前記画素の輝度情報を取り込む輝度測定手段と、補正値を保存する補正メモリと、測定した前記輝度情報と輝度設定値とから補正値を演算し前記補正メモリに前記補正値を保存する演算手段と、前記補正メモリに従って駆動量を補正する補正手段とを備えたことを特徴とする表示パネルの輝度補正装置。

３７．前記輝度設定値は、前回の輝度設定値を越えることがないことを特徴とする請求項３４に記載の輝度補正装置。

３８．予め定めた間隔に従って２回以上輝度を補正し、且つ、それぞれの輝度補正動作の間隔が異なるような輝度補正動作を行う輝度補正手段を有し、再補正動作の開始間隔を変化させることを特徴とする輝度補正装置。

３９．表示素子の輝度の劣化特性に応じて、前記輝度補正動作の間隔を変化させる手段を備えたことを特徴とする請求項３８に記載の輝度補正装置。

４０．画素を駆動する駆動手段と、前記画素の輝度情報を取り込む輝度測定手段と、補正値を保存する補正メモリと、測定した前記輝度情報と輝度設定値とから補正値を演算し前記補正メモリに前記補正値を保存する演算手段と、前記補正メモリに従って駆動量を補正する補正手段と、全画素における前記補正メモリの一連の更新作業を

BNSDOCID: <WO___0126085A1_I_>

所定の間隔で行う制御手段とを備えたことを特徴とする表示パネルの輝度補正装置。

41．前記制御手段は、補正メモリの一連の更新作業を、前記所定の間隔で行うのに代えて、常に継続して行うことを特徴とする請求項40に記載の表示パネルの輝度補正装置。

42．輝度を補正する動作を映像出力期間以外の期間で行うように制御する制御手段を備えたことを特徴とする請求項35記載の輝度補正装置。

43．前記画素の輝度情報を取り込み動作を、映像出力期間以外の期間に少なくとも画素を発光させて行うように制御する制御手段を備えたことを特徴とする請求項40に記載の表示パネルの輝度補正装置。

44．前記映像出力期間以外の期間所定期間は、垂直帰線期間であり、その期間内にあるまとまった数の画素について、輝度情報を取り込むことを特徴とする請求項43に記載の表示パネルの輝度補正装置。

45．前記制御手段は、隣接した画素を連続して発光させないことを特徴とする請求項43に記載の表示パネルの輝度補正装置。

46．前記演算手段に代えて、測定して輝度情報と、前記輝度を測定した素子あるいは画素の輝度に関する劣化特性との両方を用いて

BNSDOCID: <WO___0126085A1_I_>

補正値を計算し、補正メモリを更新する演算補正手段を有することを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

４７．蛍光体から構成される発光面を有する表示パネルの輝度補正装置であって、前記演算補正手段は、前記素子あるいは画素の輝度に関する劣化特性に代えて、蛍光体の劣化特性を用いることを特徴とする請求項４６に記載の表示パネルの輝度補正装置。

４８．劣化特性を予め測定しておき、画素毎の駆動電流の積算量を基にして劣化度合いを演算し、測定した輝度情報との両方を用いて補正値を計算し、補正メモリを更新する演算補正手段を有することを特徴とする請求項４６に記載の表示パネルの輝度補正装置。

４９．測定した輝度情報と輝度設定値との差がある一定以下になるまで補正作業を継続するように制御する制御手段を備えたことを特徴とする請求項３５に記載の表示パネルの輝度補正装置。

５０．取り込む輝度情報が駆動電流である輝度測定手段を有することを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

５１．取り込む輝度情報が画素の発光開始点である輝度測定手段を有することを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

５２．表示パネルが、アノード電極と前記アノード電極上に複数の蛍光体を有した発光面とを少なくとも有する表示パネルの輝度補正

BNSDOCID: <WO___0126085A1_I_>

装置であって、取り込む輝度情報はアノード電流であることを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

５３．２回以上輝度を設定し且つそれぞれの輝度設定値が異なるような輝度設定動作を行う輝度再設定手段と、

表示パネルを形成した初期において、構成する全ての画素について、一画素ずつ画素を発光させ、前記画素の輝度情報を取り込み、前記輝度情報と輝度設定値とから補正値を演算し、補正メモリに前記補正値を初期補正値として保存しておく制御手段と、

を有することを特徴とする表示パネルの輝度補正装置。

５４．前記補正メモリに記憶された補正値に従って駆動量を補正する補正手段は、入力輝度信号を補正することを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

５５．前記補正メモリに記憶された補正値に従って駆動量を補正する補正手段は、補正メモリに記憶された補正値に従って、表示パネルに印加する駆動信号の振幅値あるいは時間幅を補正することを特徴とする請求項３６に記載の表示パネルの輝度補正装置。

５６．請求項３６に記載の表示パネルの輝度補正装置を備え、表示パネルの階調実現方法は、振幅値制御あるいは時間幅制御であること特徴とする表示パネルの駆動装置。

５７．請求項３６に記載の表示パネルの輝度補正装置を備え、表示パネルの階調実現方法は、出力を終了する時以外は、振幅値制御の

BNSDOCID: <WO___0126085A1_I_>

電流あるいは電圧値を増加させる方向のみに変化させる階調方式であることを特徴とする表示パネルの駆動装置。

５８．請求項３６に記載の表示パネルの輝度補正装置を備え、表示パネルの階調実現方法は、振幅値制御と時間幅制御を同時に行う駆動方式であること特徴とする表示パネルの階調駆動装置。

５９．前記階調制御が、ｎビット（ｎは任意の整数）で表される階調データの上位ｍビット（ｍは任意の整数）を用いて最大値の１／２^{m}の間隔で振幅を制御された電流あるいは電圧値を出力する振幅値制御と、下位（ｎ－ｍ）ビットを用いて最大値の１／２$^{(n-m)}$間隔で時間幅を制御する時間幅制御を行うことを特徴とする請求項５８に記載の表示パネルの駆動装置。

６０．電流あるいは電圧値出力のＬＳＢを２度出力するまたは出力時間幅のＬＳＢを２度出力するまたは両者ともＬＳＢが２度あることを特徴とする請求項５８記載の表示パネルの駆動装置。

６１．振幅値制御の出力分割数より、時間幅制御の出力分割数が多くなることを特徴とする請求項５８記載の表示パネルの駆動装置。

６２．請求項３６に記載の表示パネルの輝度補正装置を備え、表示パネルの階調実現方法は、振幅値制御あるいは時間幅制御と、振幅値制御と時間幅制御とを同時に行う階調制御方式とを切り替えて階調を実現する駆動方式であること特徴とする表示パネルの駆動装

BNSDOCID: <WO___0126085A1_I_>

置。

６３．出力する輝度信号レベルの大きさがある基準値以下の時には、振幅値制御あるいは時間幅制御を行い、基準値以上の時には、振幅値制御と時間幅制御とを同時に行う階調制御方式を行って階調を実現する手段を有することを特徴とする請求項６２記載の表示パネルの駆動装置。

６４．前記基準値は出力階調数であり、振幅値制御と時間幅制御とを同時に行う階調制御方式における時間幅制御側の階調ステップ数とする手段を有することを特徴とする請求項６３記載の表示パネルの駆動装置。

６５．時間によって、階調実現方式を切り替えて階調を実現する手段を有することを特徴とする請求項６２記載の表示パネルの駆動装置。

６６．補正メモリは、画素ごとに振幅値のステップ数分の値を持つことを特徴とする請求項５６に記載の表示パネルの駆動装置。

６７．前記補正メモリは、画素ごとにγ補正用のデータも兼ね備えた値を持つことを特徴とする請求項５６に記載の表示パネルの駆動装置。

６８．請求項３６記載の輝度補正装置を備えるとともに、前記補正メモリと、前記補正手段と、前記演算手段と、前記制御手段のいず

BNSDOCID: <WO___0126085A1_I_>

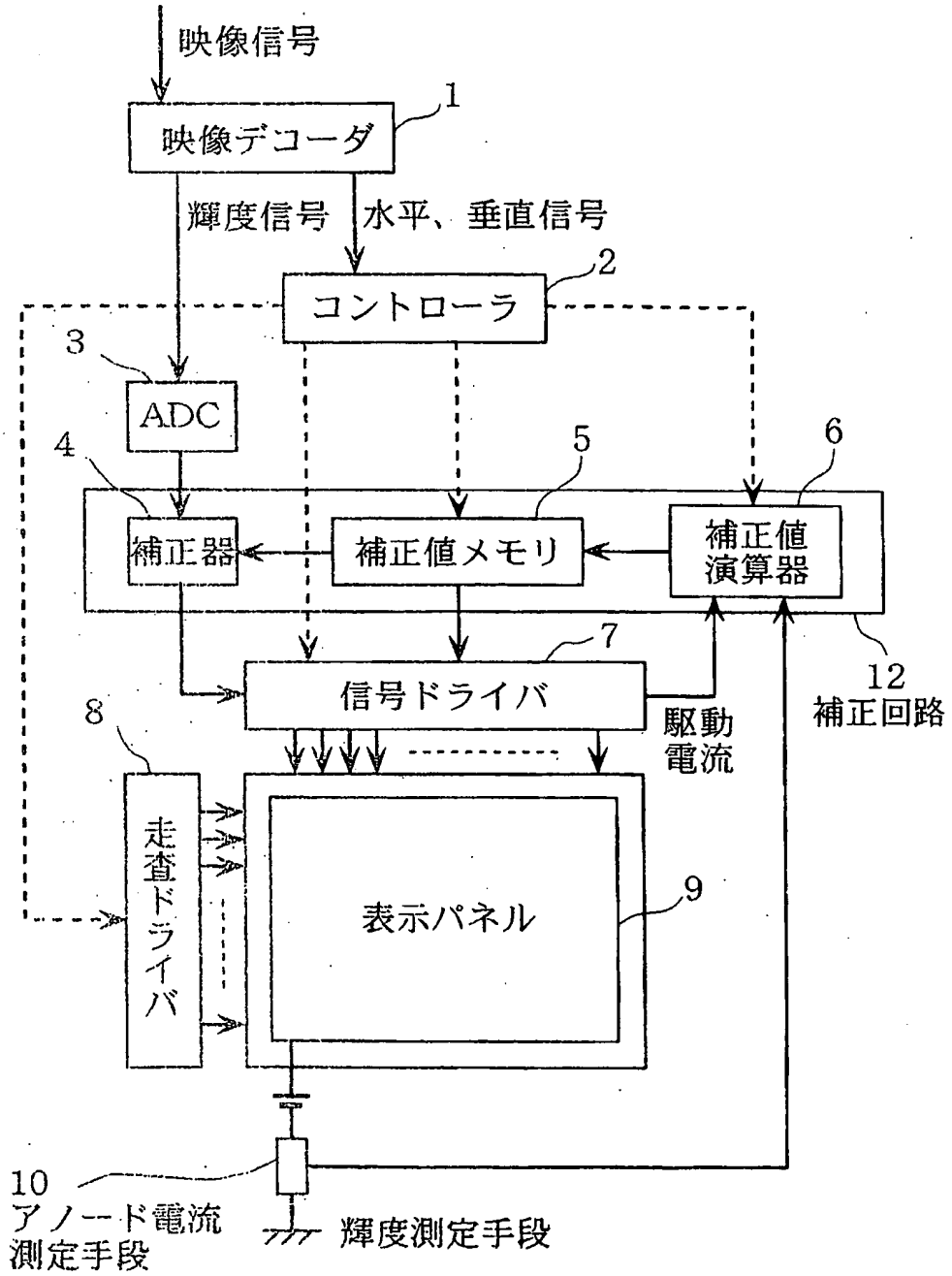
れか２つ以上が一体化されていることを特徴とする表示パネルの駆動装置。

６９．請求項３６記載の輝度補正装置を備えたことを特徴とする画像表示装置。

７０．請求項３６に記載の輝度補正装置を備えたことを特徴とする光源。

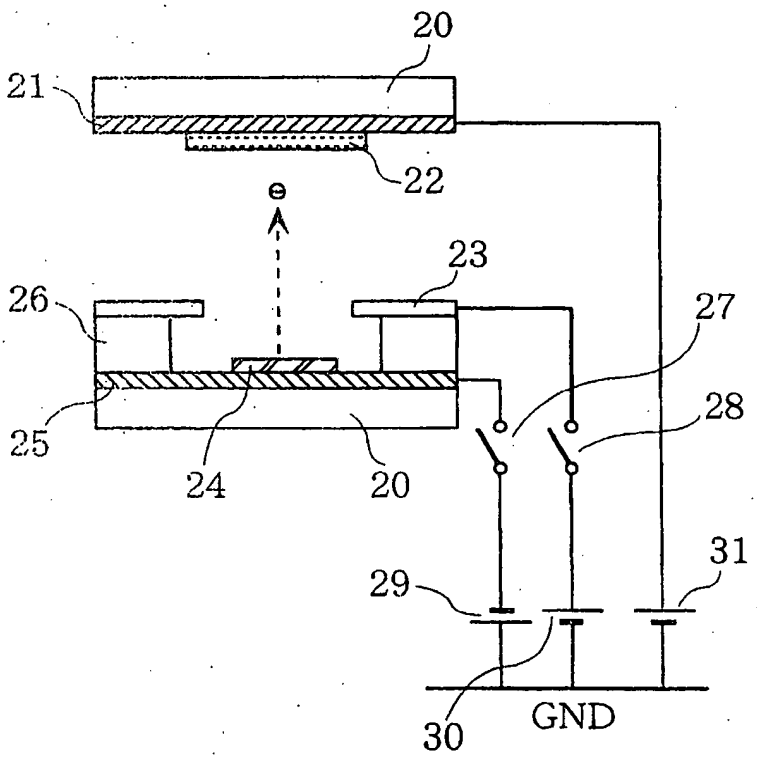
BNSDOCID: <WO___0126085A1_I_>

図1



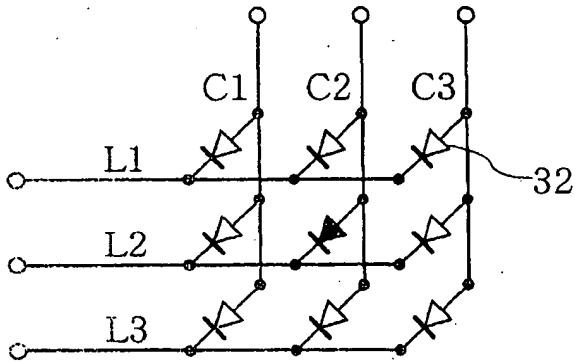
BNSDOCID: <WO___0126085A1_I_>

図2



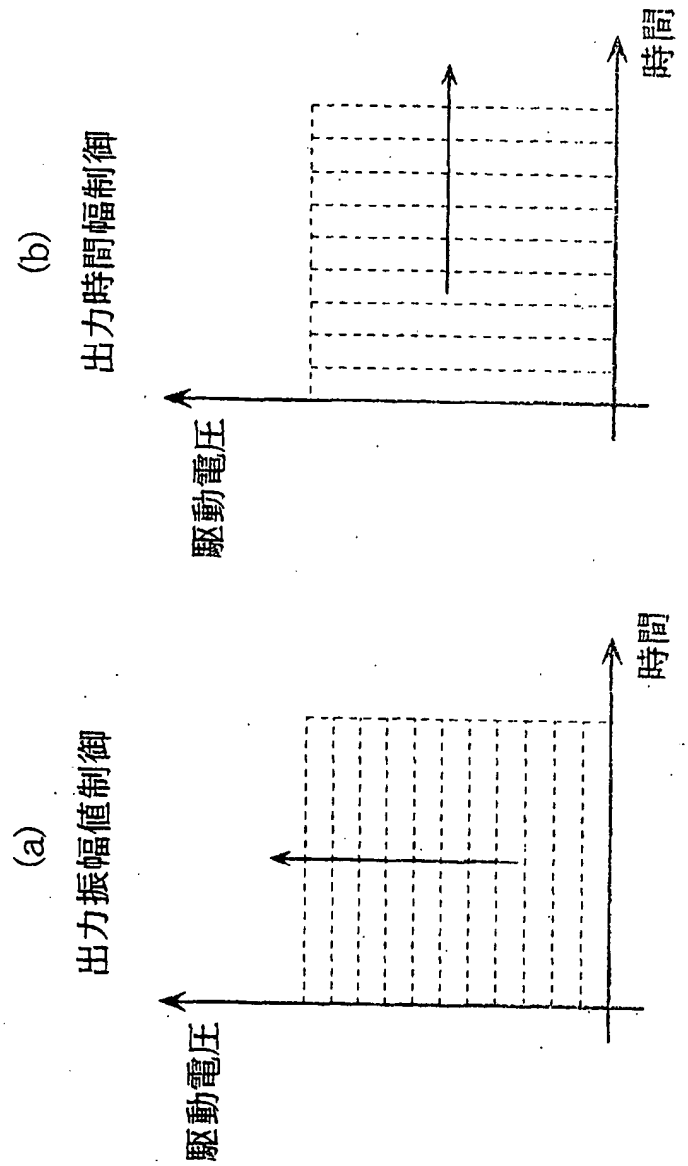
BNSDOCID: <WO___0126085A1_I_>

図3



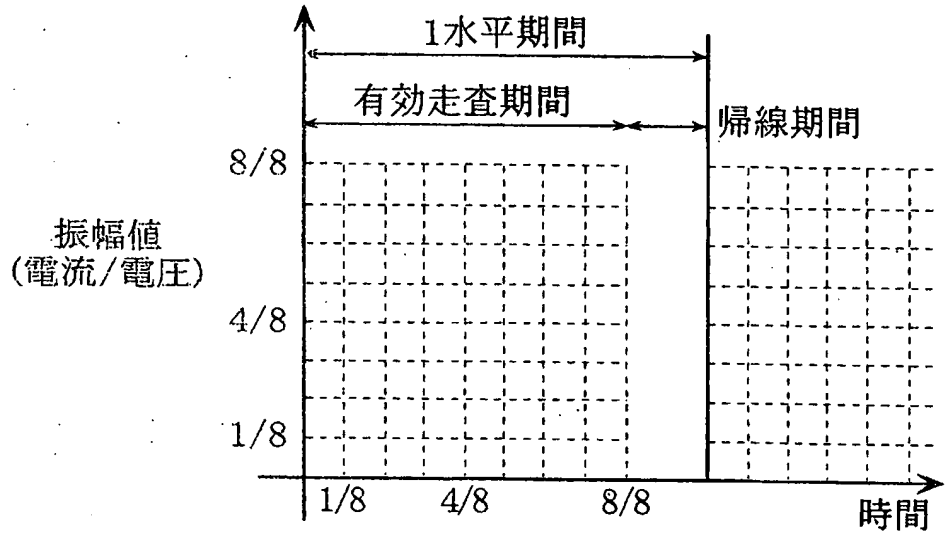
BNSDOCID: <WO___0126085A1_I_>

図4



BNSDOCID: <WO___0126085A1_I_>

図5



BNSDOCID: <WO___0126085A1_I_>

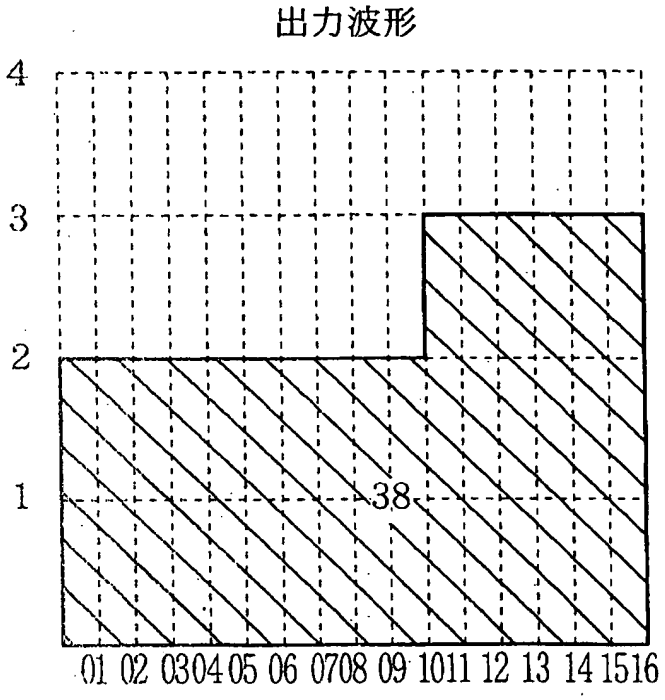
図6

入力階調データ

10進数	2進数					
	A		B			
38	1	0	0	1	1	0

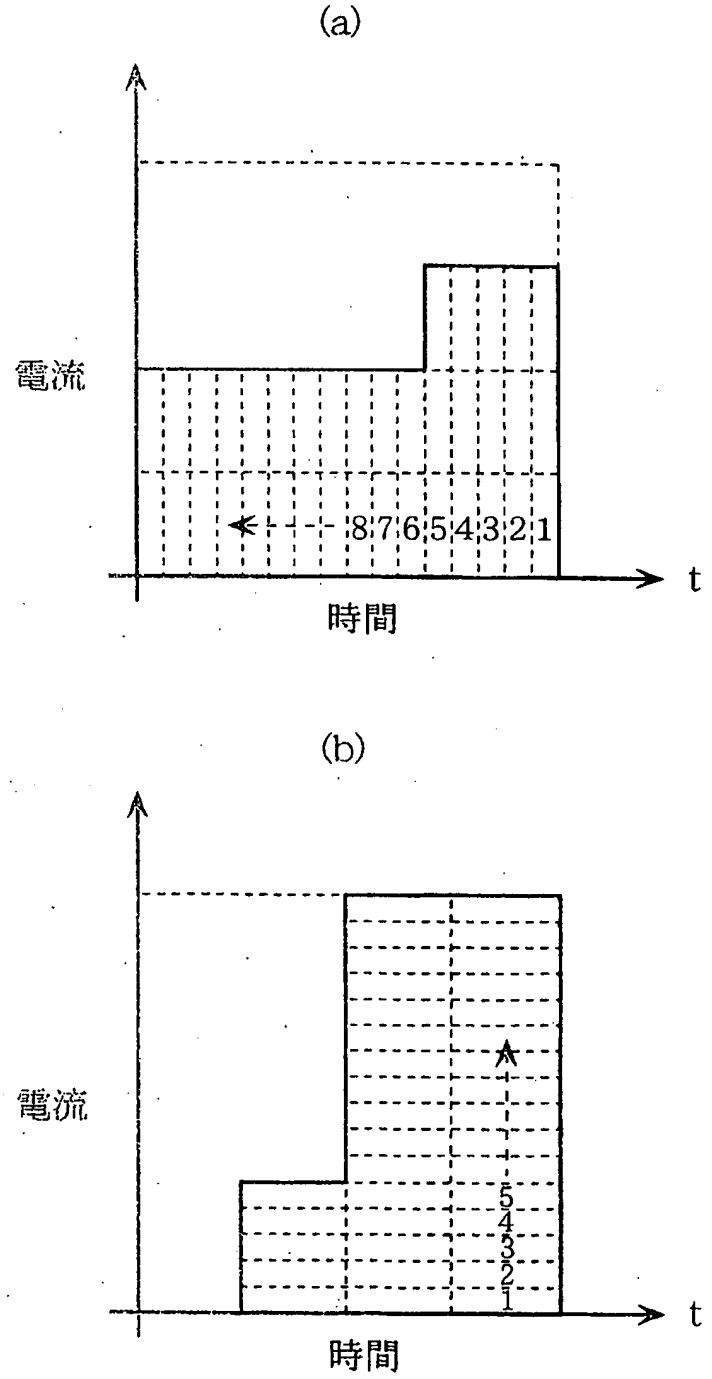
BNSDOCID: <WO___0126085A1_I_>

図7



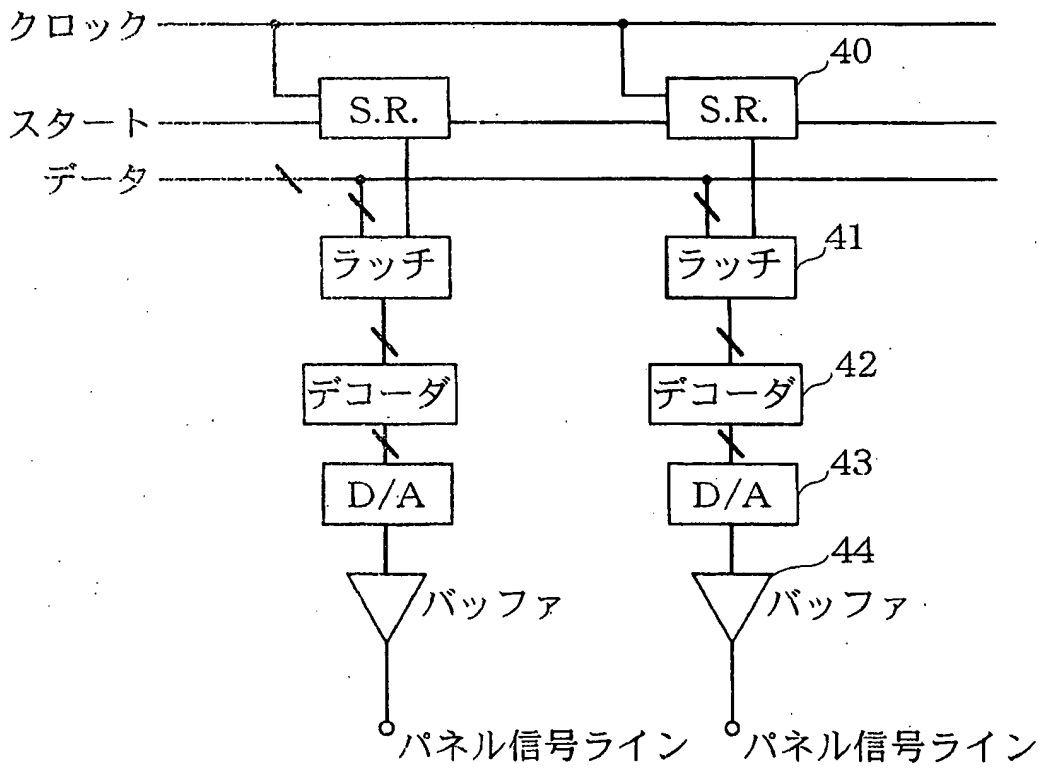
BNSDOCID: <WO___0126085A1_I_>

図8



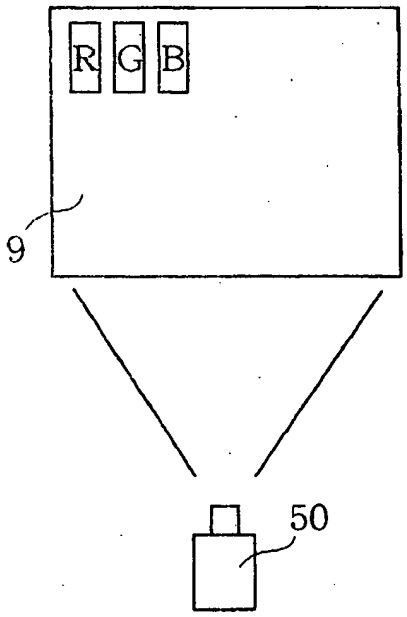
BNSDOCID: <WO___0126085A1_I_>

図9



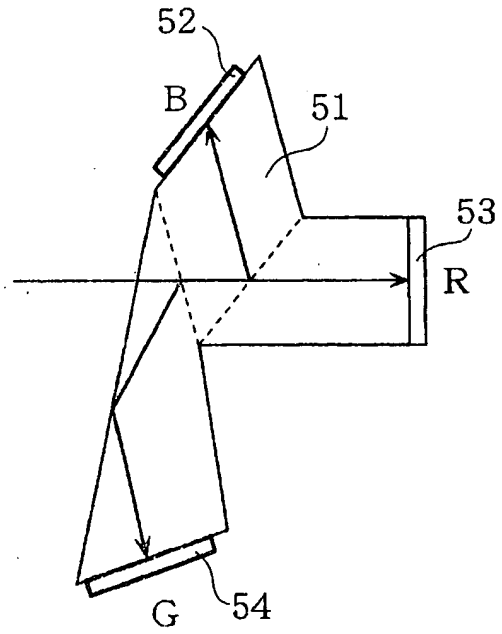
BNSDOCID: <WO___0126085A1_I_>

図10



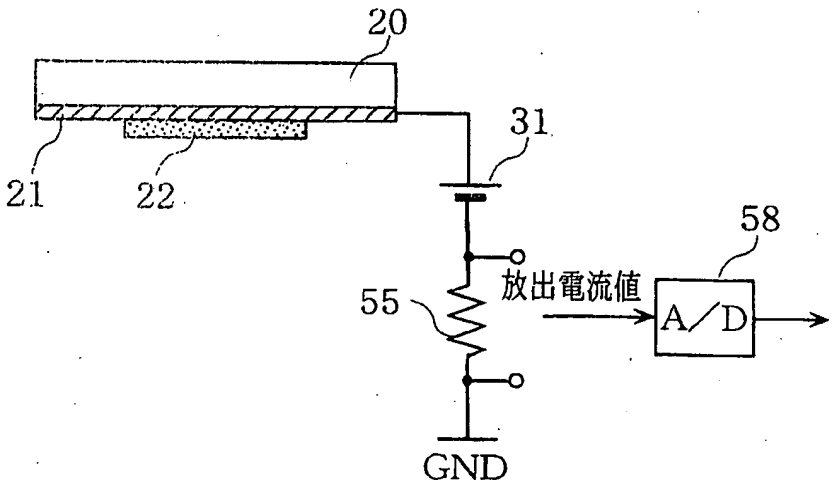
BNSDOCID: <WO___0126085A1_I_>

図11



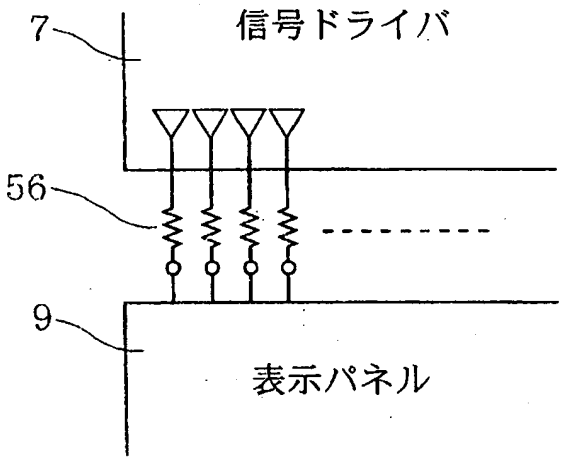
BNSDOCID: <WO___0126085A1_I_>

図12



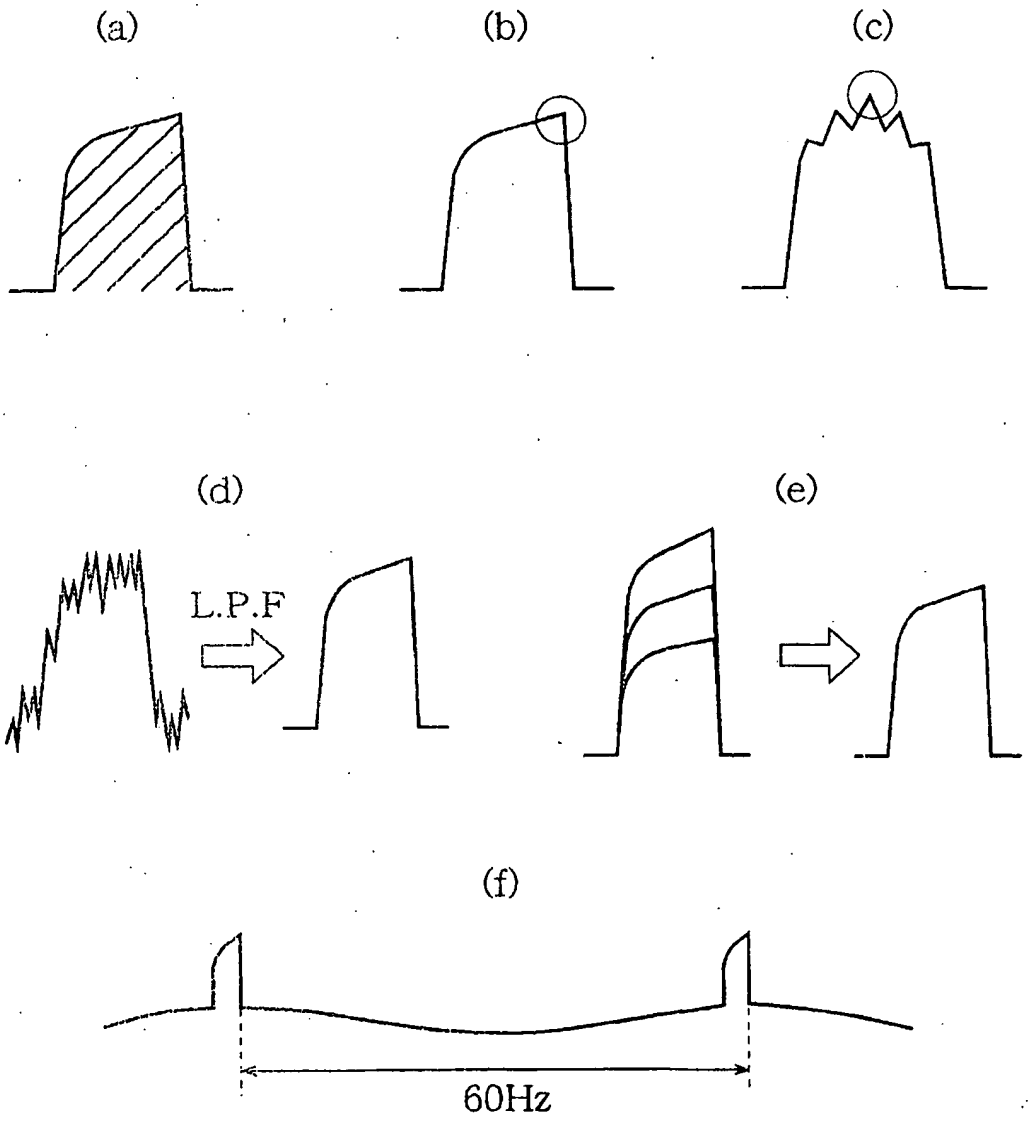
BNSDOCID: <WO___0126085A1_I_>

図13



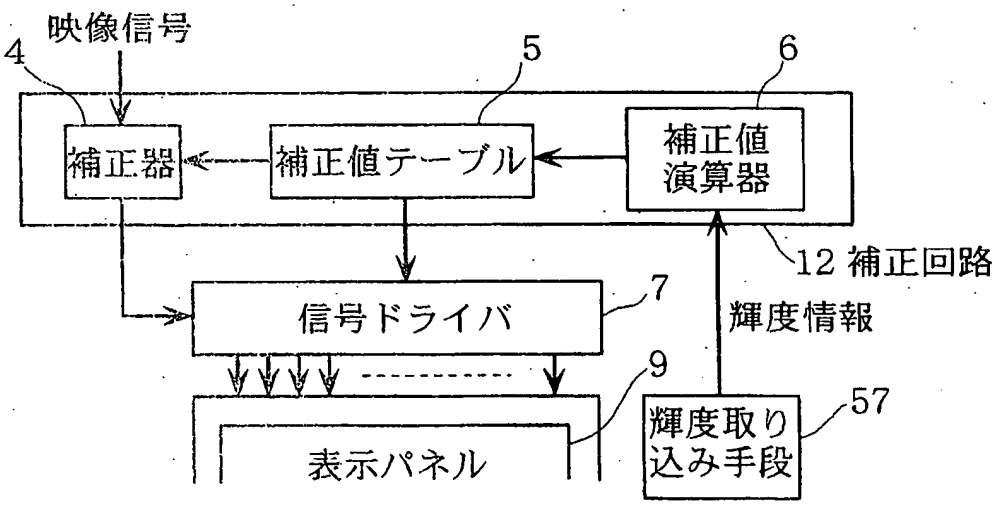
BNSDOCID: <WO___0126085A1_I_>

図14



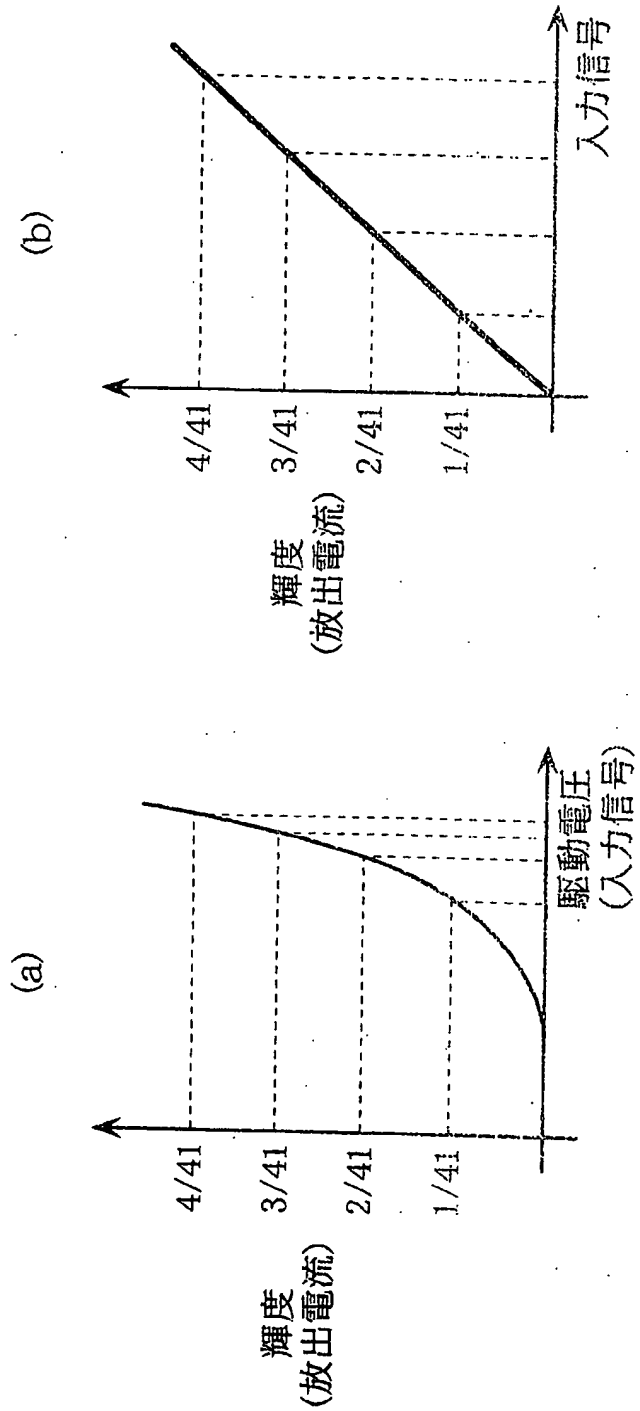
BNSDOCID: <WO___0126085A1_I_>

図15



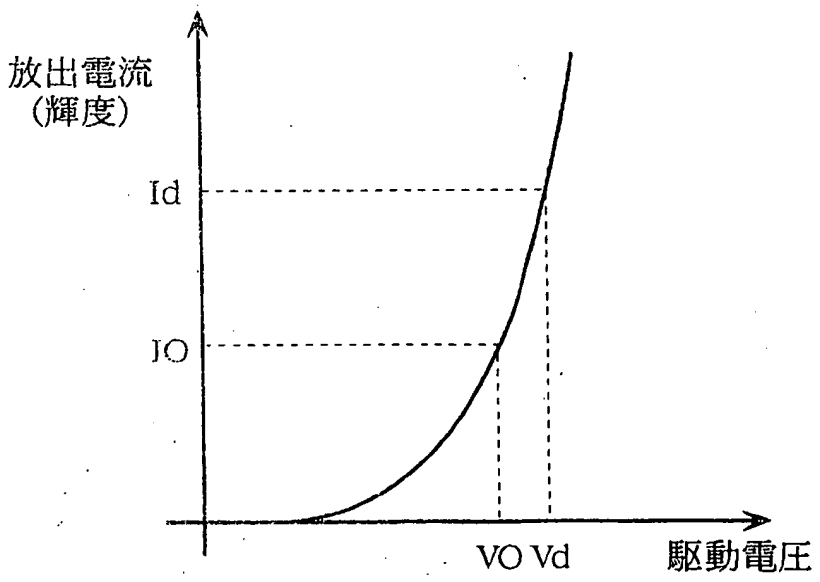
BNSDOCID: <WO___0126085A1_I_>

図16



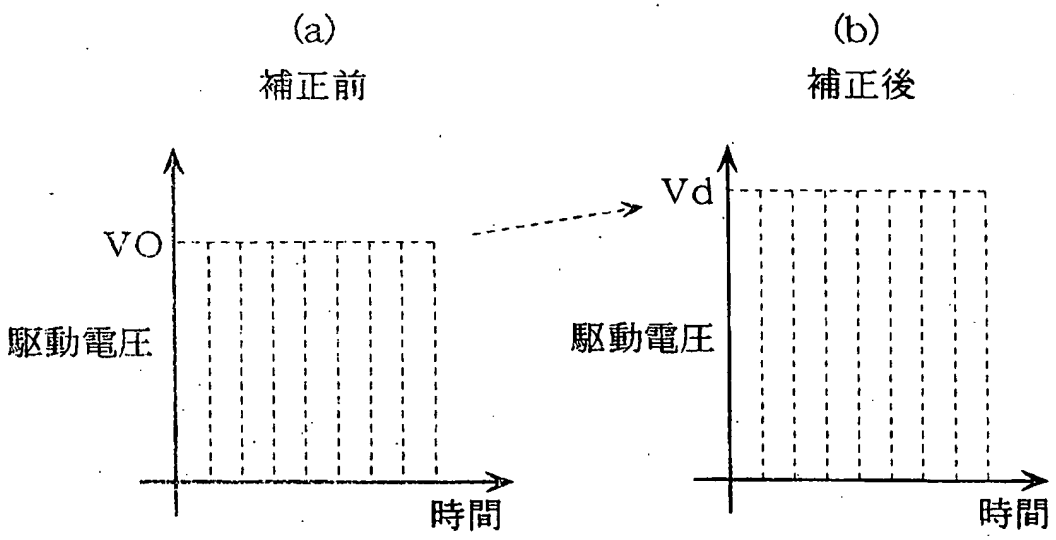
BNSDOCID: <WO___0126085A1_I_>

図17



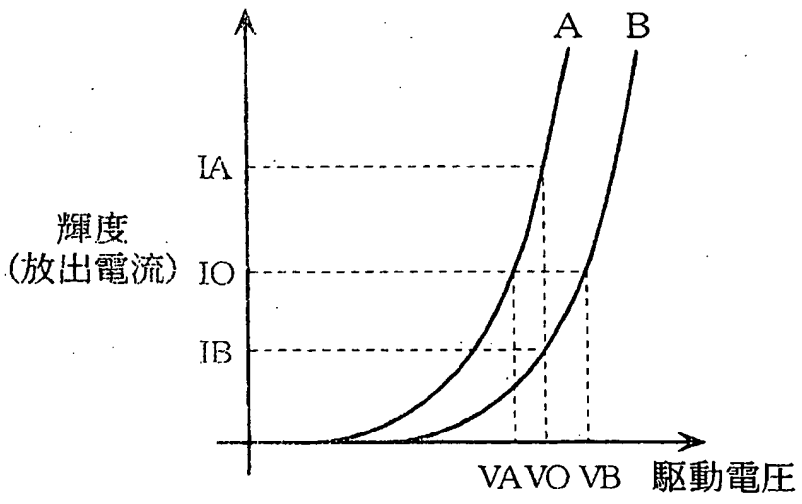
BNSDOCID: <WO___0126085A1_I_>

図18



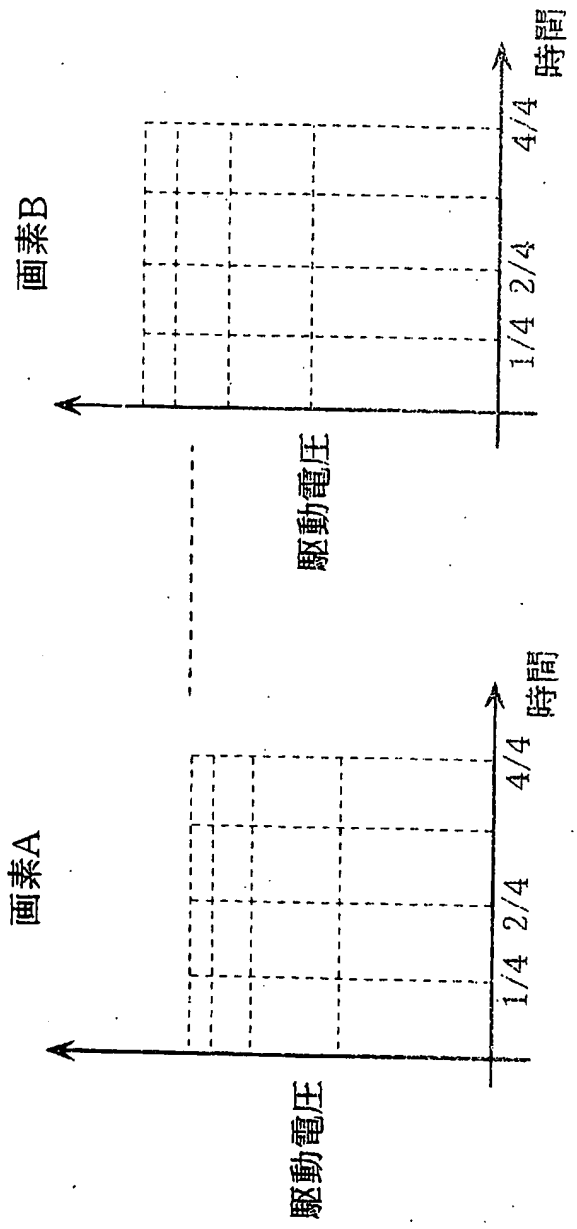
BNSDOCID: <WO___0126085A1_I_>

図19



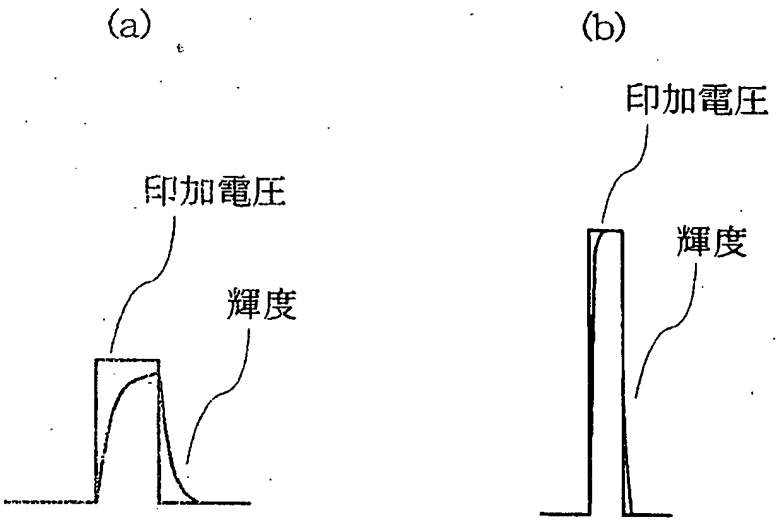
BNSDOCID: <WO___0126085A1_I_>

図20



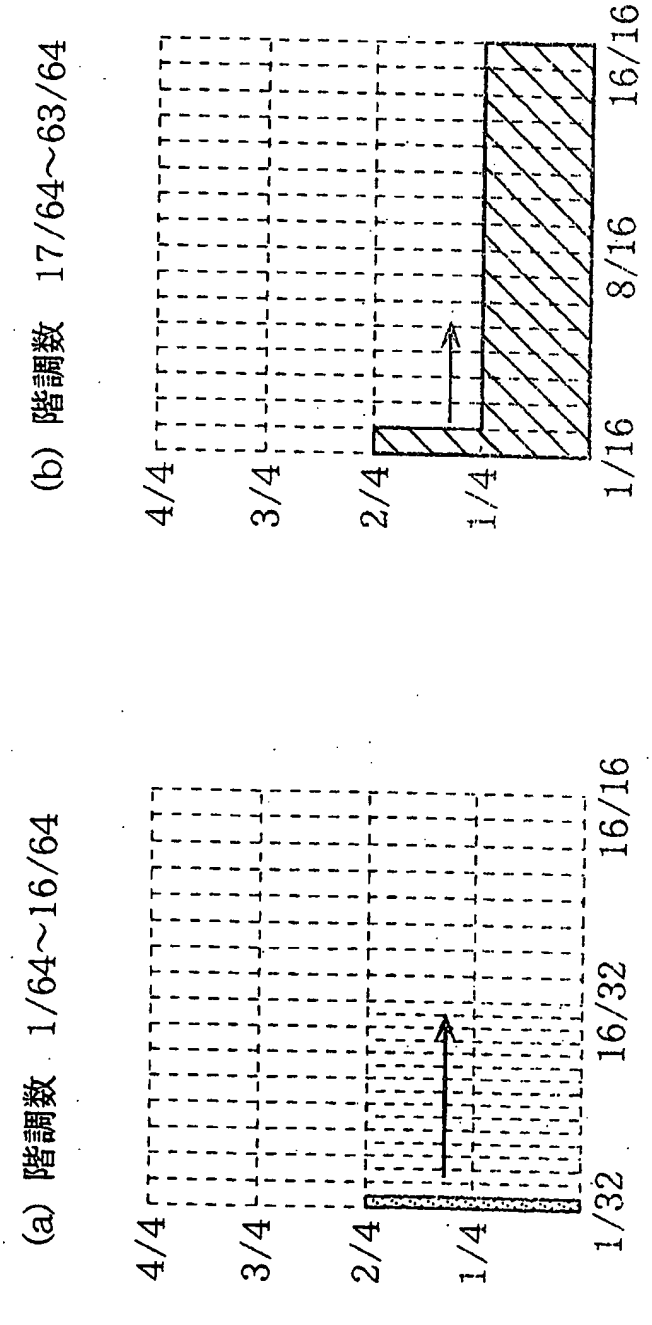
BNSDOCID: <WO___0126085A1_I_>

図21



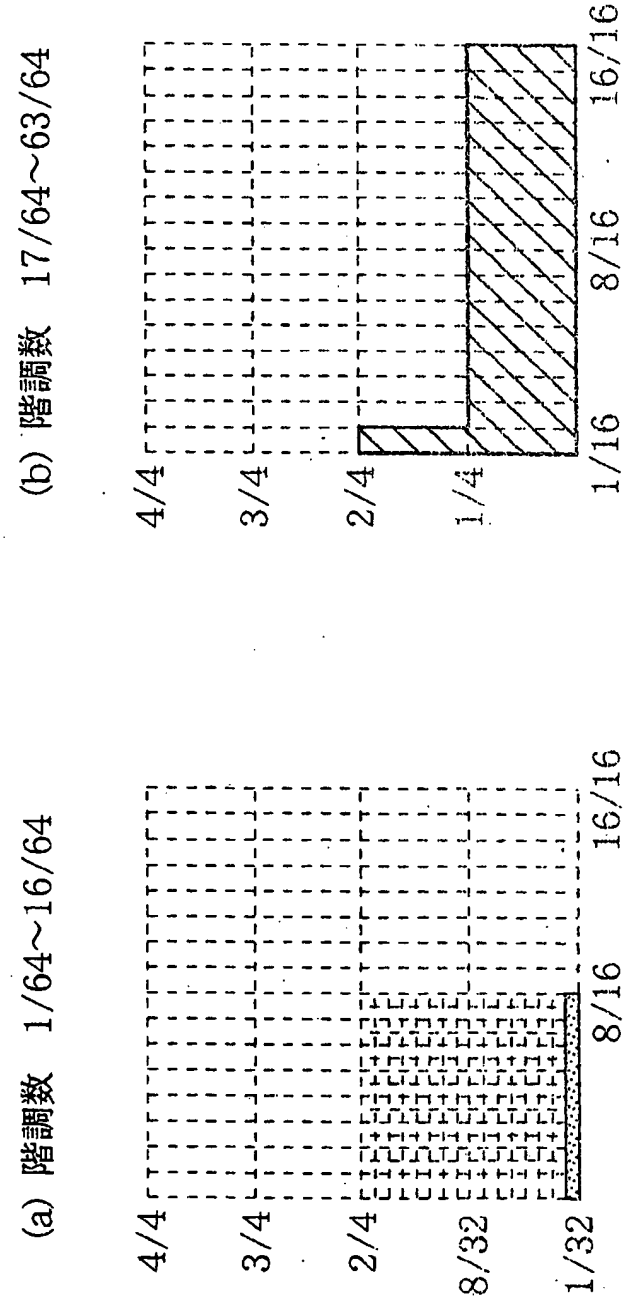
BNSDOCID: <WO___0126085A1_I_>

図22



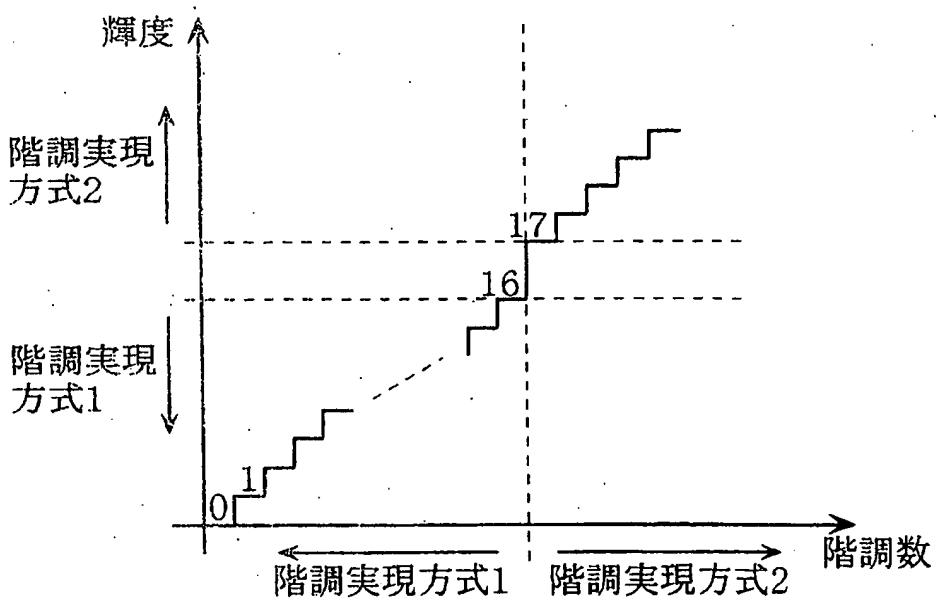
BNSDOCID: <WO___0126085A1_I_>

図23



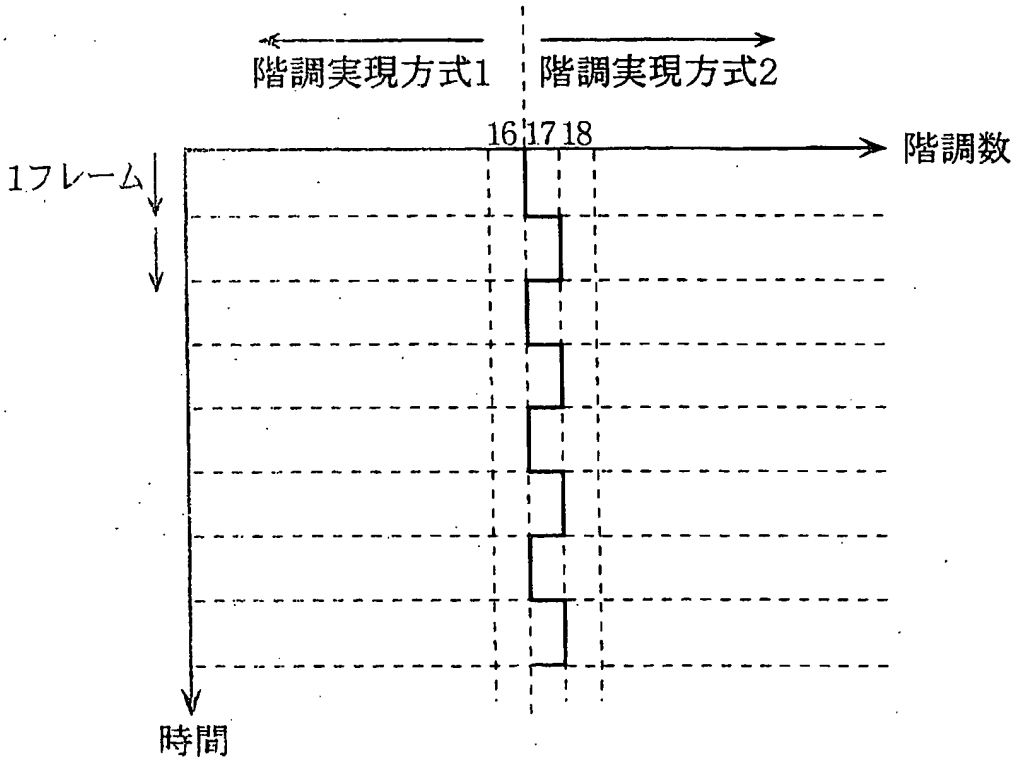
BNSDOCID: <WO___0126085A1_I_>

図24



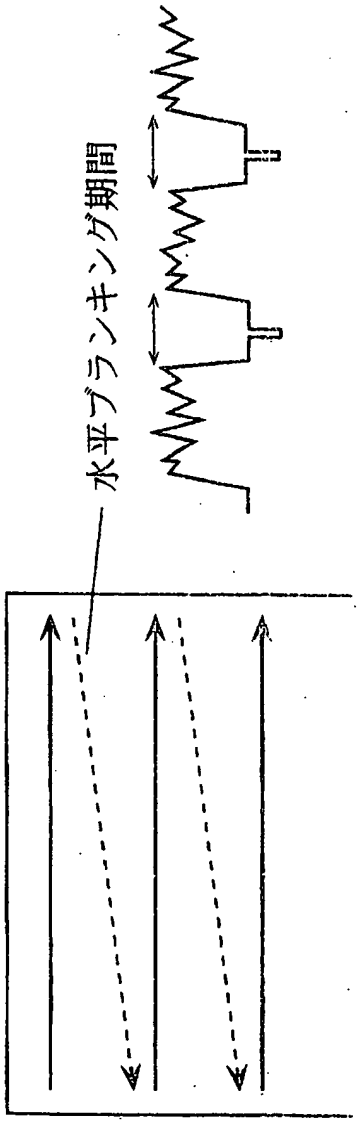
BNSDOCID: <WO___0126085A1_I_>

図25



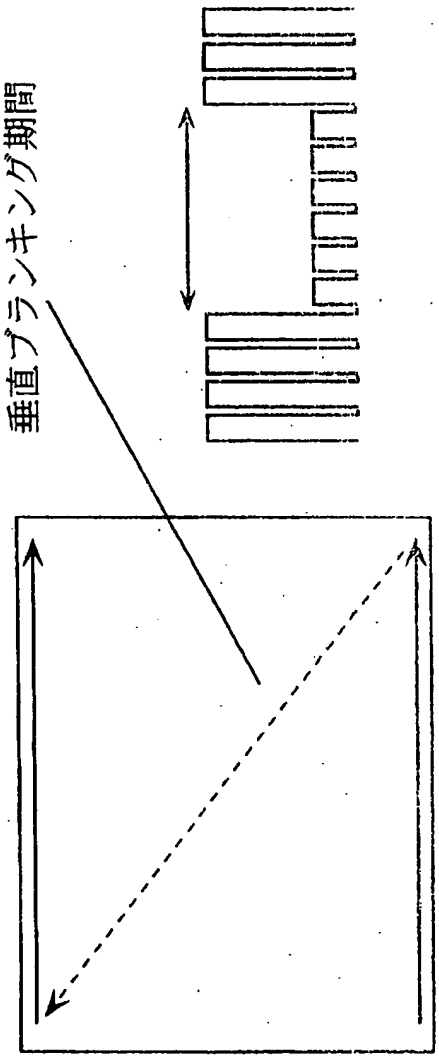
BNSDOCID: <WO___0126085A1_I_>

図26



BNSDOCID: <WO___0126085A1_I_>

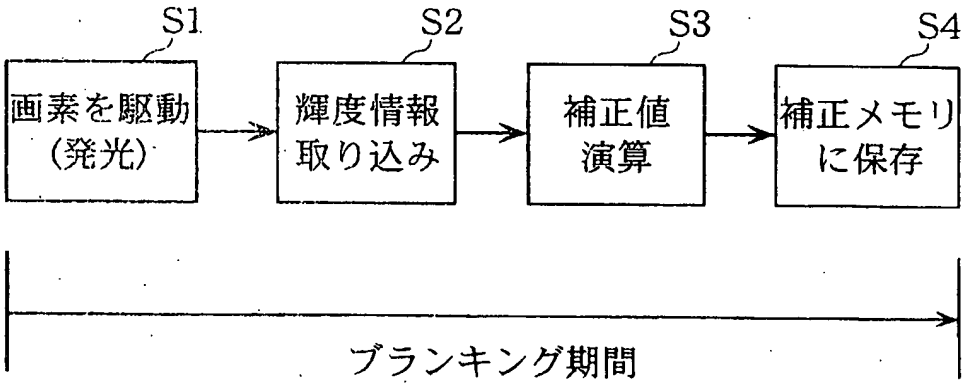
図27



BNSDOCID: <WO___0126085A1_I_>

図28

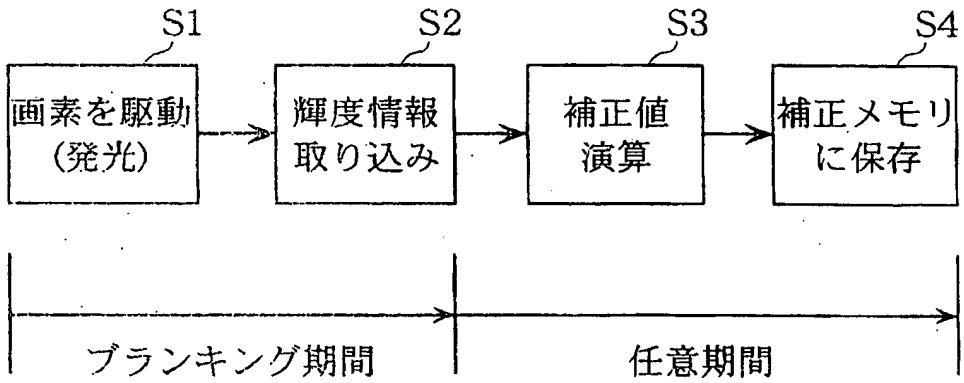
輝度補正動作



BNSDOCID: <WO___0126085A1_I_>

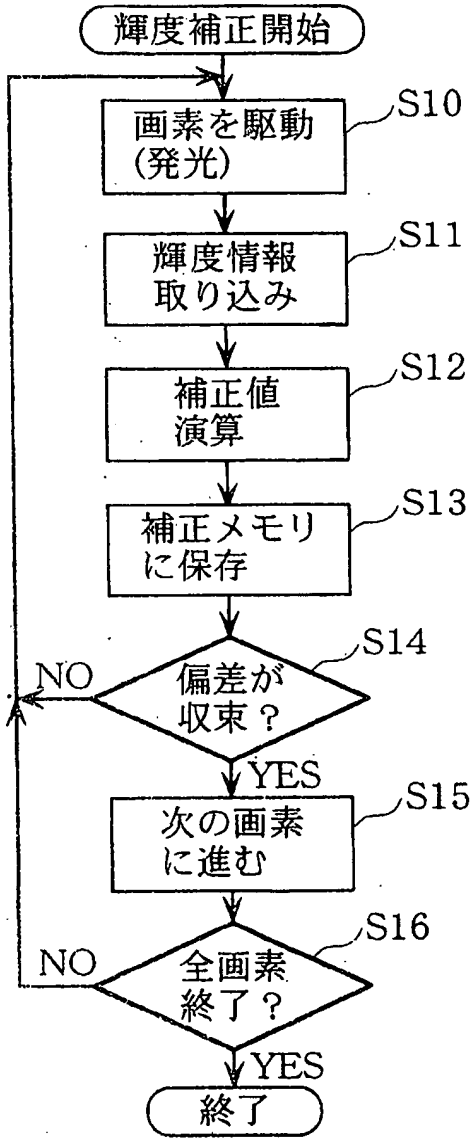
図29

輝度補正動作



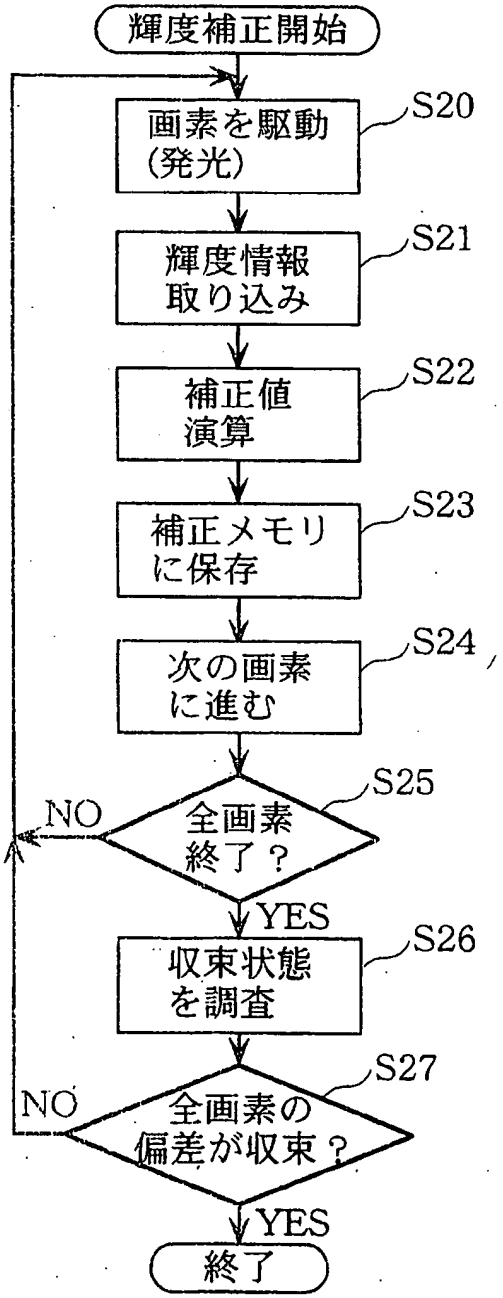
BNSDOCID: <WO___0126085A1_I_>

図30



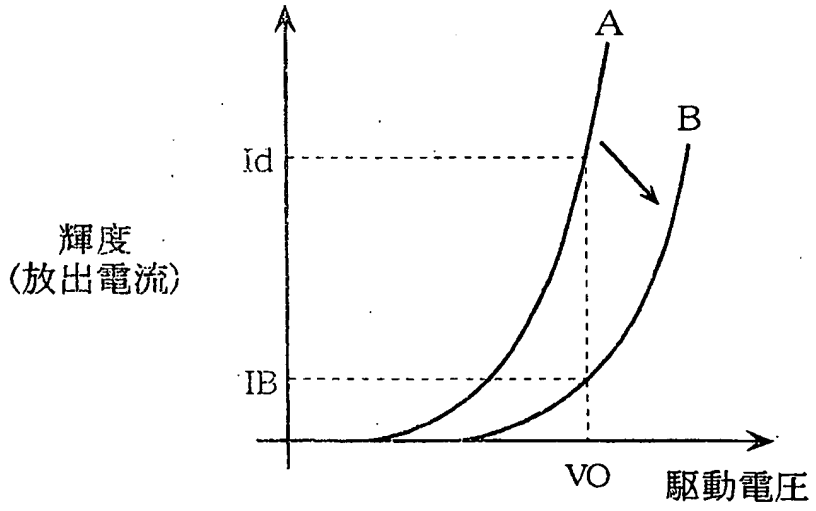
BNSDOCID: <WO___0126085A1_I_>

図31



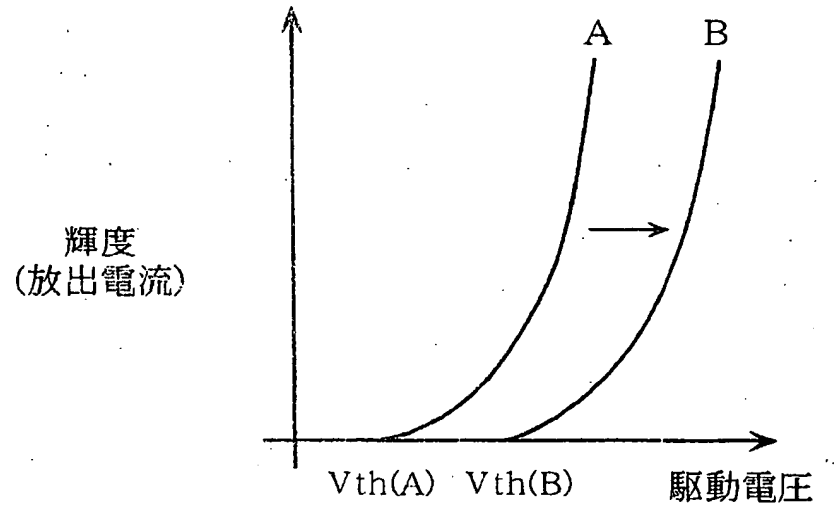
BNSDOCID: <WO___0126085A1_I_>

図32



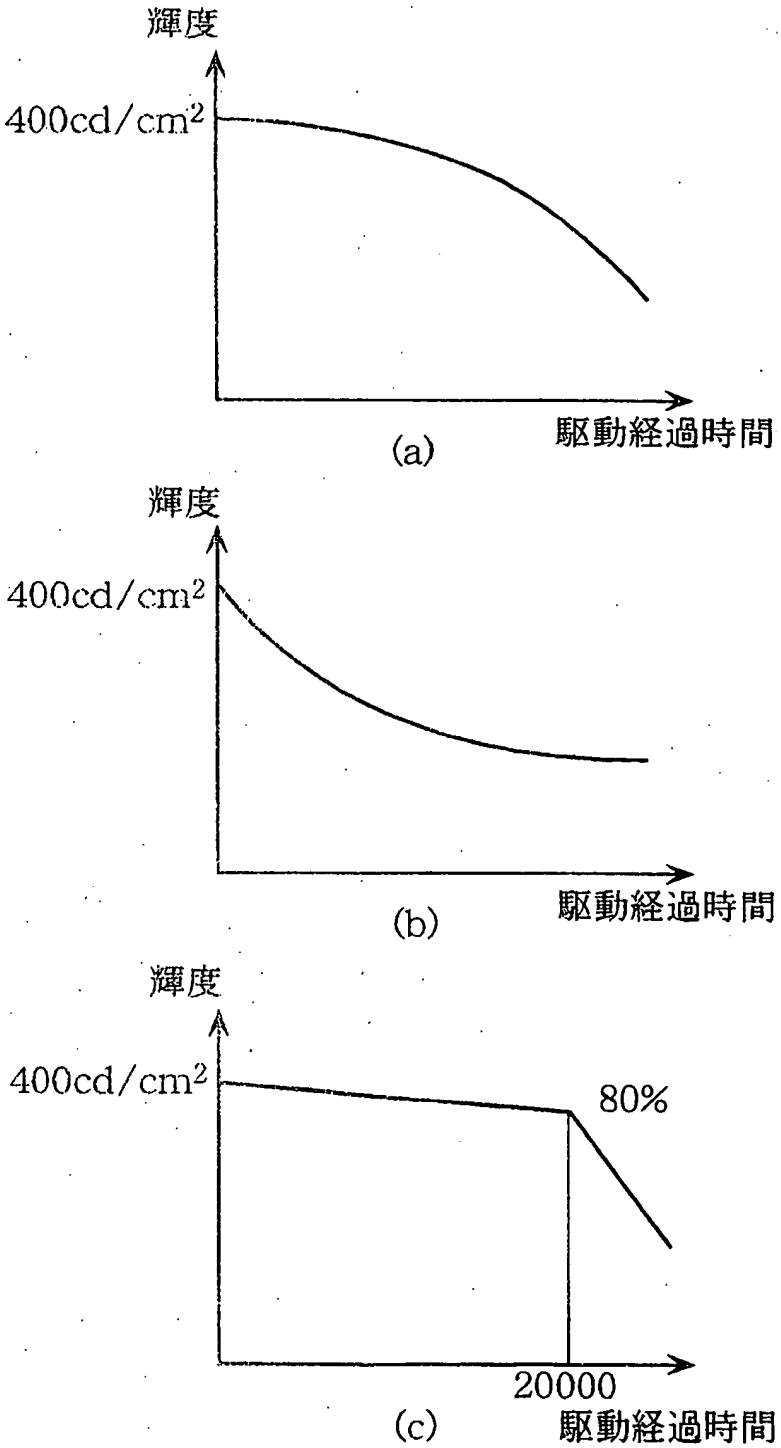
BNSDOCID: <WO___0126085A1_I_>

図33



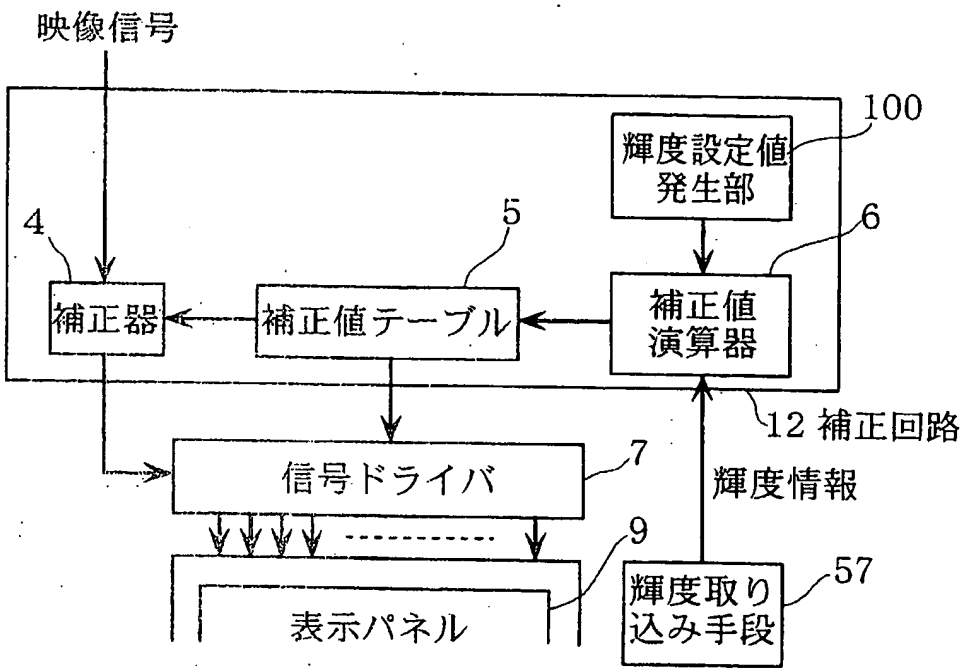
BNSDOCID: <WO___0126085A1_I_>

図34



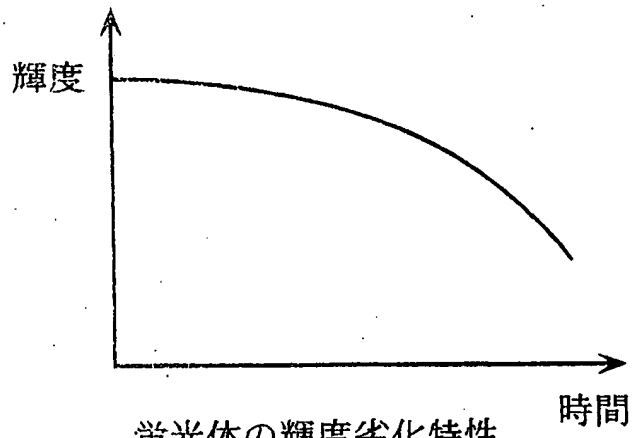
BNSDOCID: <WO___0126085A1_I_>

図35



BNSDOCID: <WO___0126085A1_I_>

図36

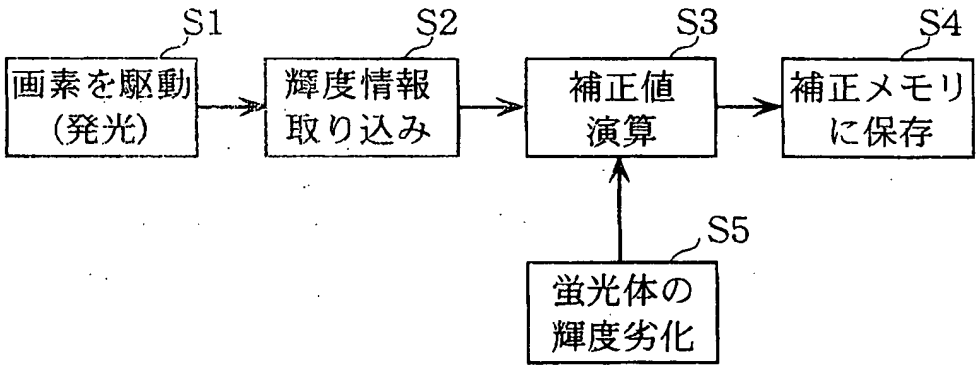


蛍光体の輝度劣化特性

BNSDOCID: <WO___0126085A1_I_>

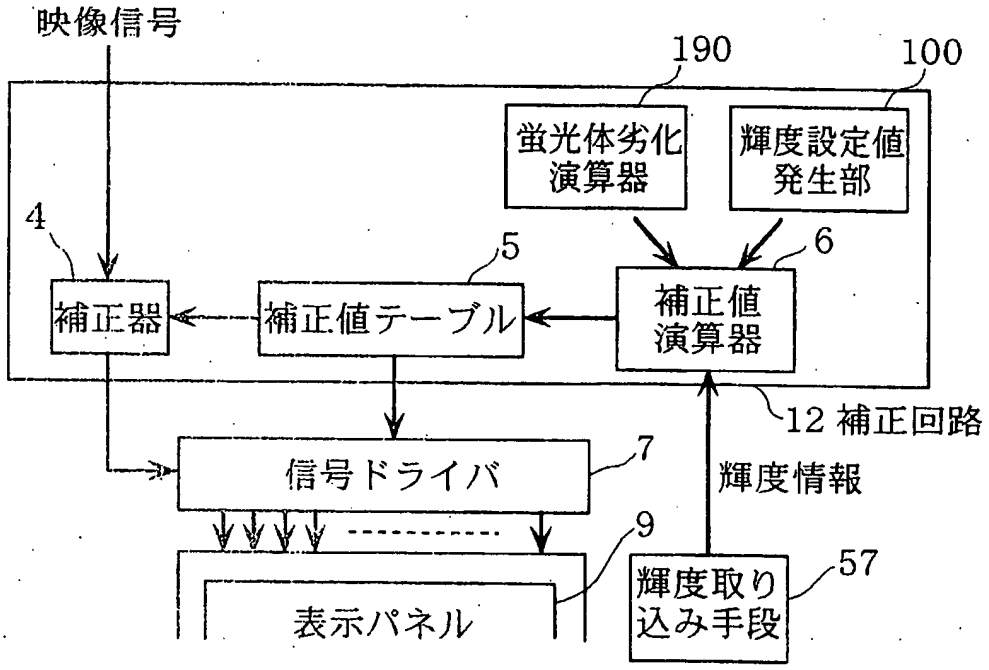
図37

輝度補正動作



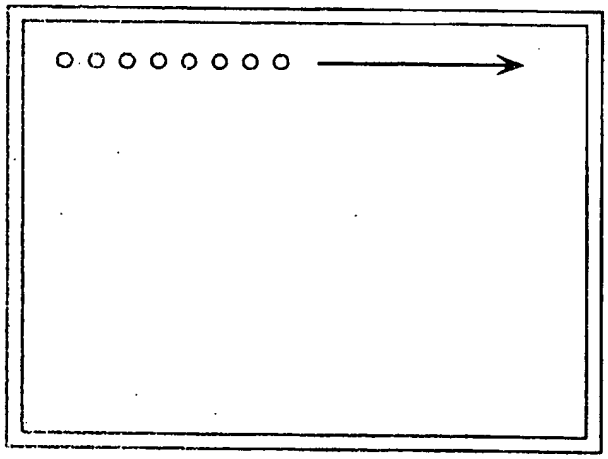
BNSDOCID: <WO___0126085A1_I_>

図38



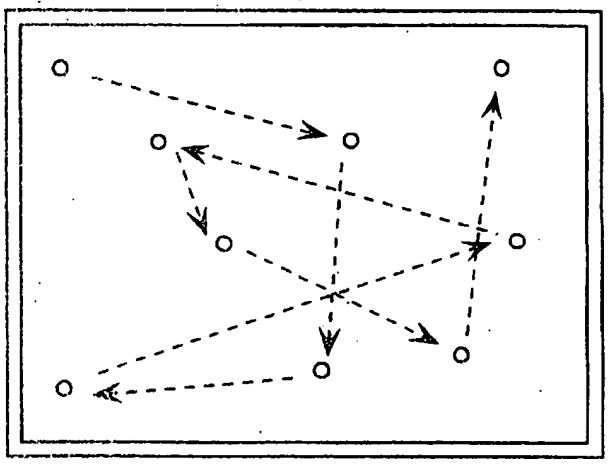
BNSDOCID: <WO___0126085A1_I_>

図39



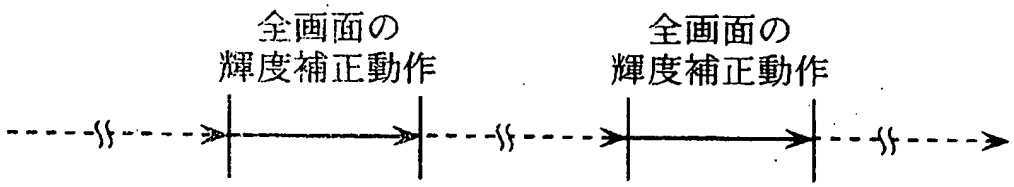
BNSDOCID: <WO___0126085A1_I_>

図40



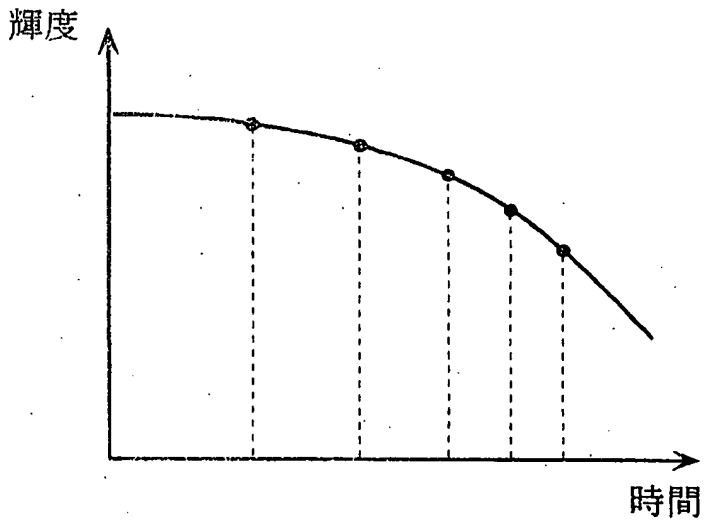
BNSDOCID: <WO___0126085A1_I_>

図41



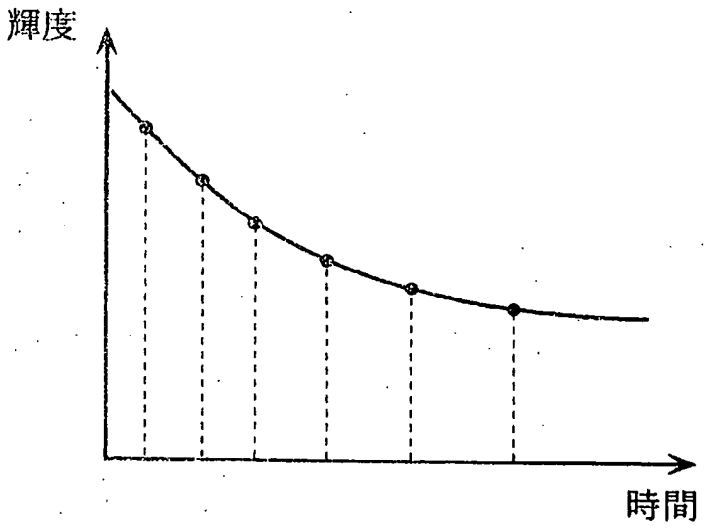
BNSDOCID: <WO___0126085A1_I_>

図42



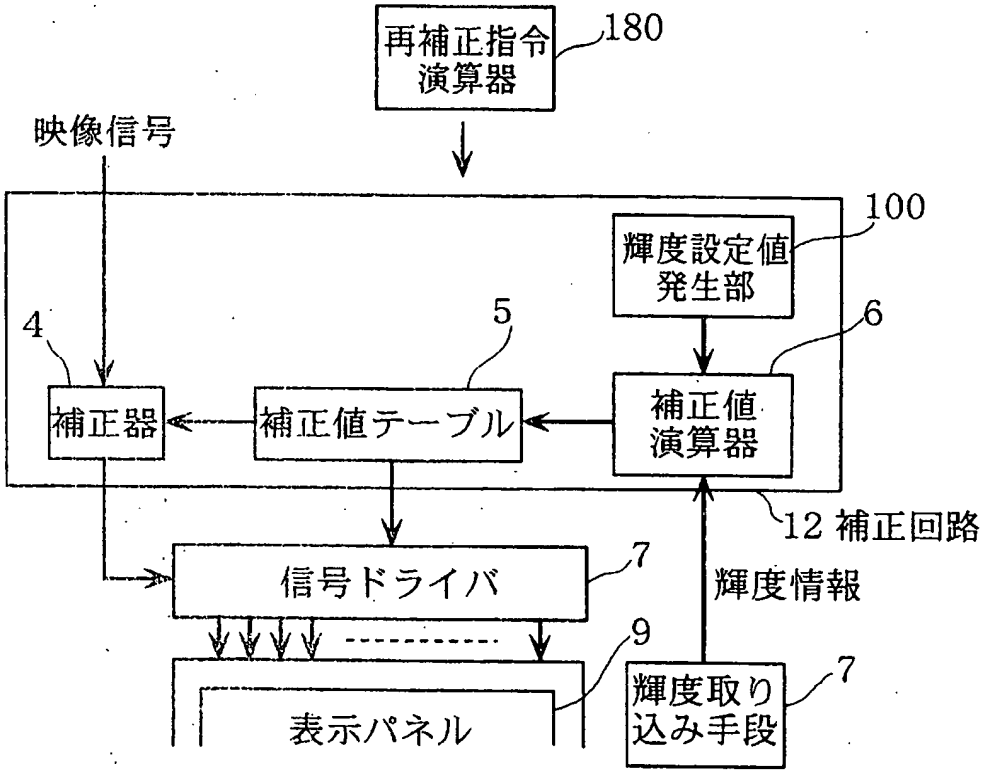
BNSDOCID: <WO___0126085A1_I_>

図43



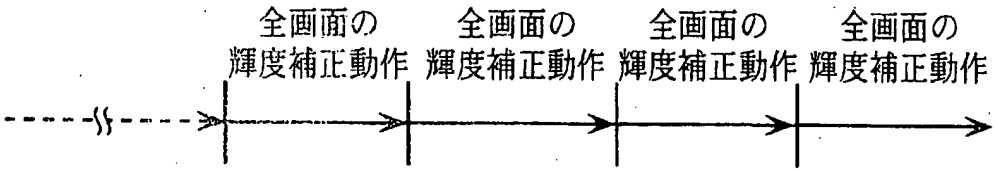
BNSDOCID: <WO___0126085A1_I_>

図44



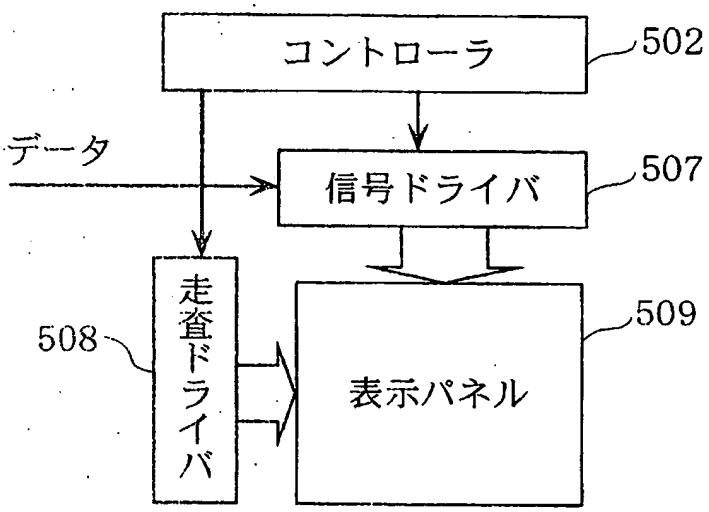
BNSDOCID: <WO___0126085A1_I_>

図45



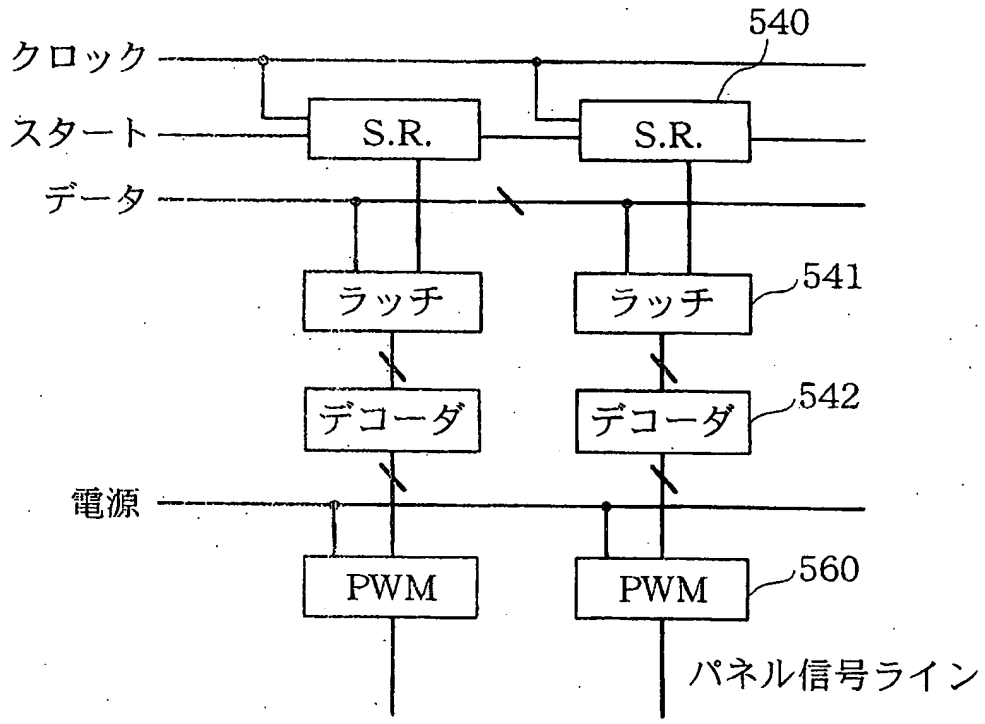
BNSDOCID: <WO___0126085A1_I_>

図46



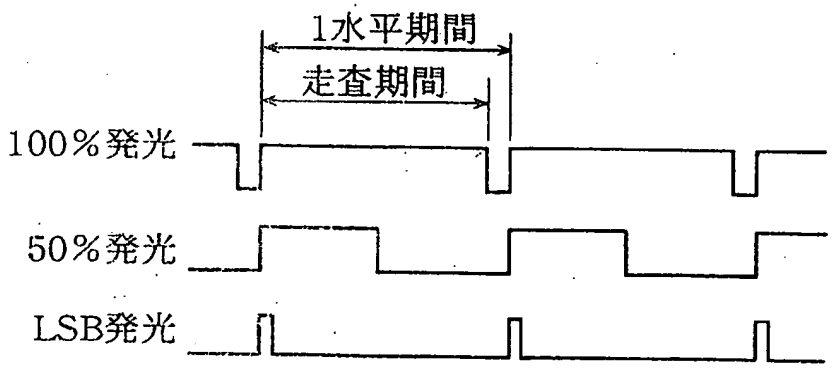
BNSDOCID: <WO___0126085A1_I_>

図47



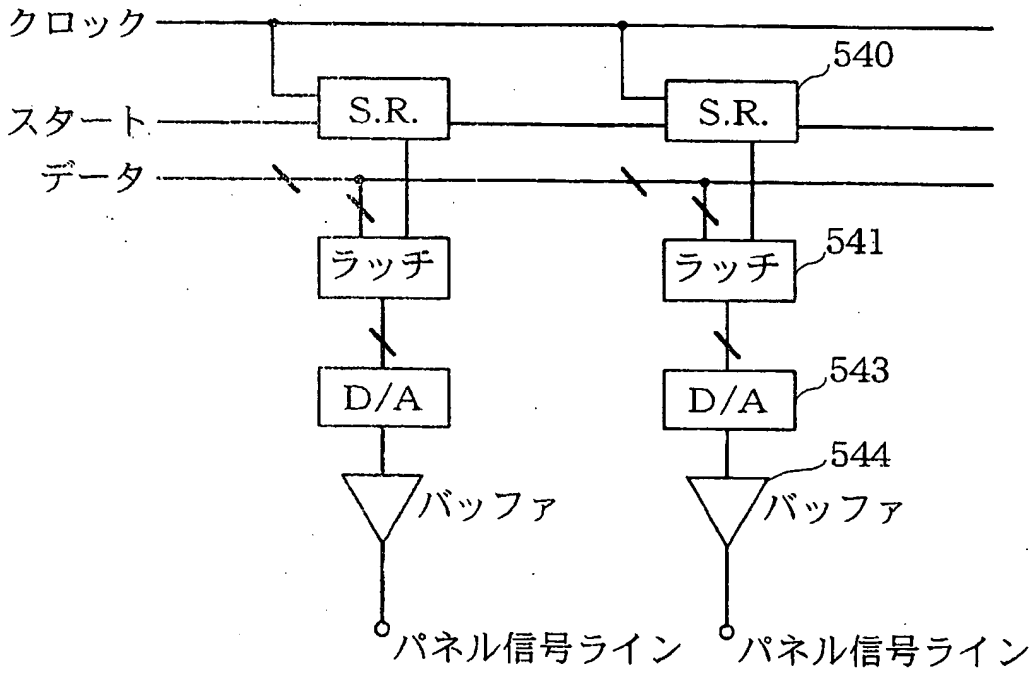
BNSDOCID: <WO___0126085A1_I_>

図48



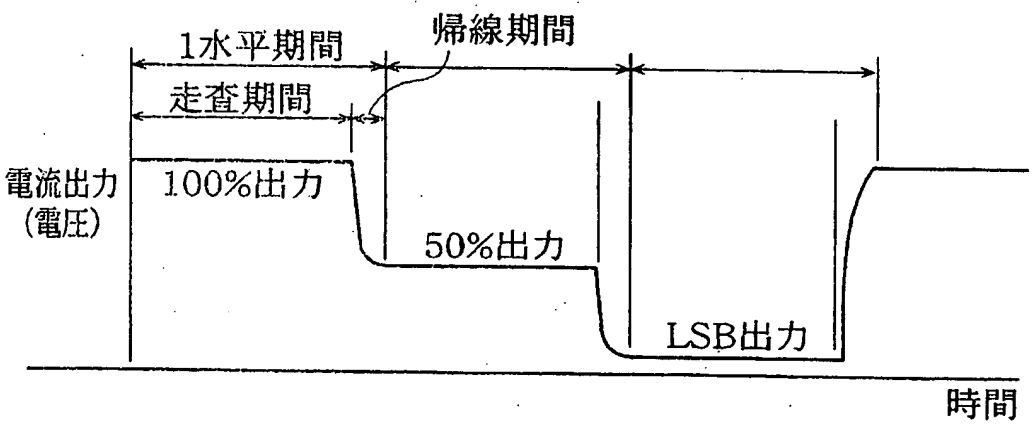
BNSDOCID: <WO___0126085A1_I_>

図49



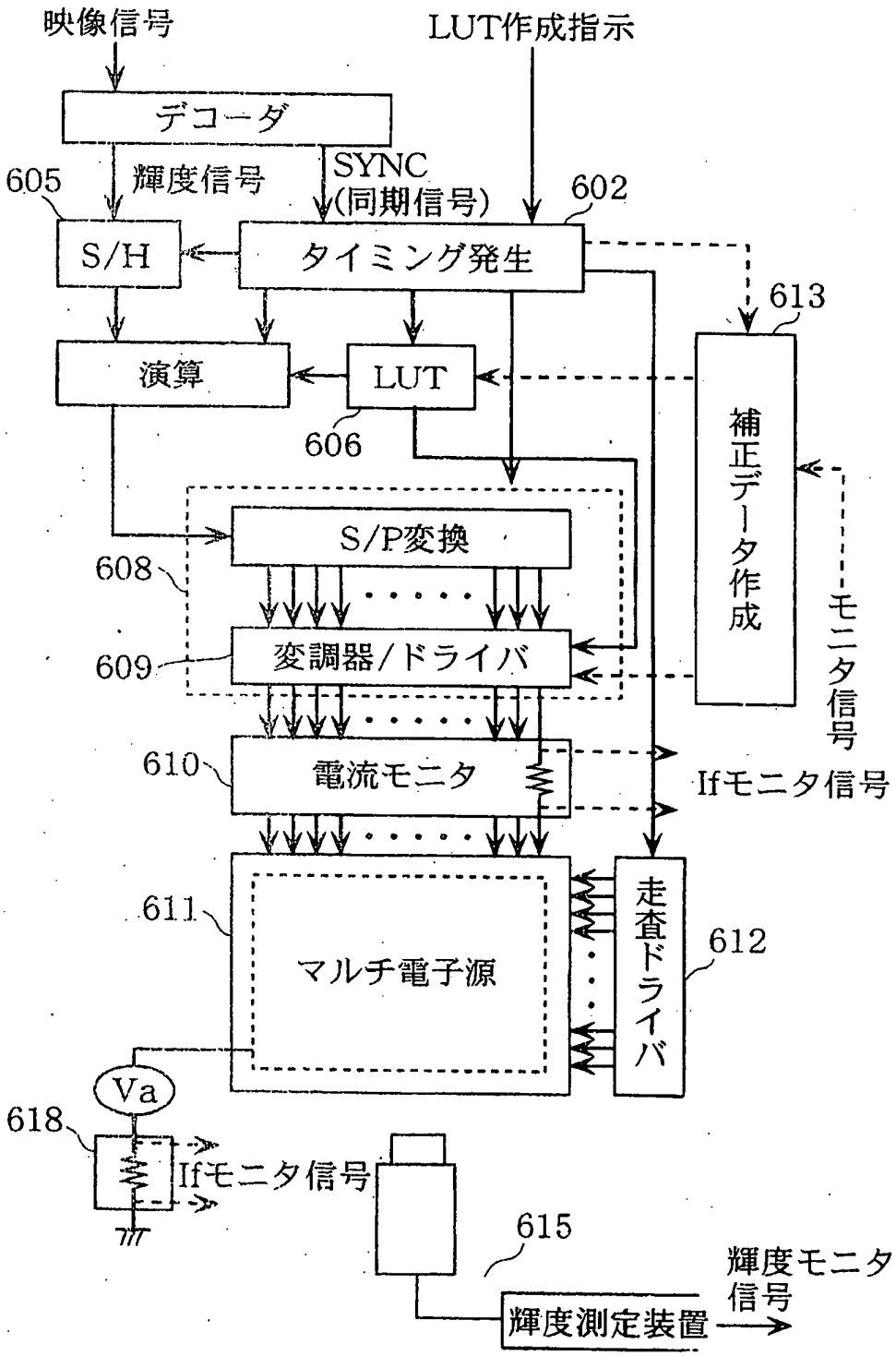
BNSDOCID: <WO___0126085A1_I_>

図50



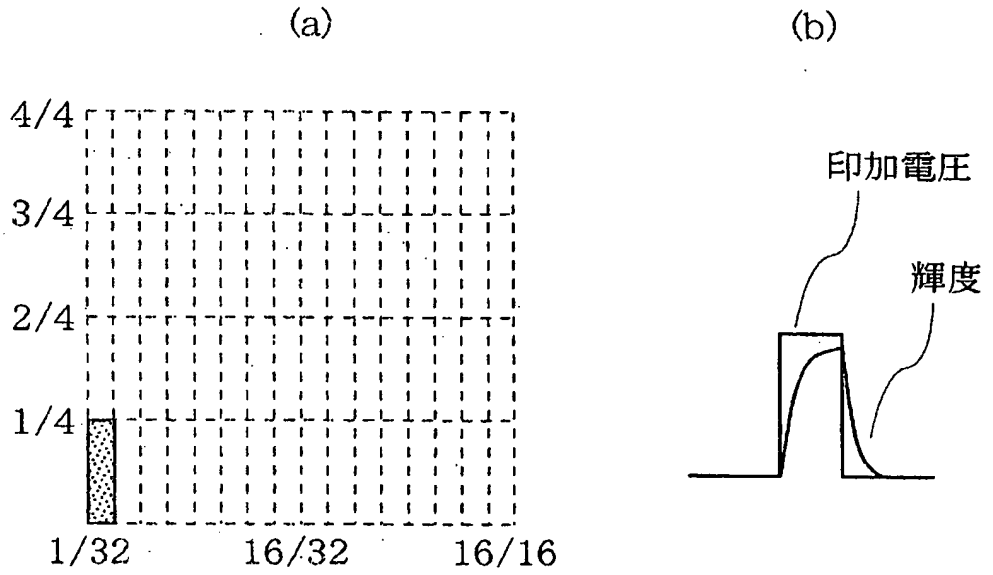
BNSDOCID: <WO___0126085A1_I_>

図51



BNSDOCID: <WO___0126085A1_I_>

図52



BNSDOCID: <WO___0126085A1_I_>

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP00/06893

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] G09G3/20, 3/22, 3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] G09G3/20, 3/22, 3/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 7-181916, A (FUTABA CORPORATION), 21 July, 1995 (21.07.95), Full text; Figs. 1 to 11 (Family: none)	1-70
A	JP, 9-281925, A (Rohm Co., Ltd.), 31 October, 1997 (31.10.97), Full text; Figs. 1 to 7 (Family: none)	1-70
A	JP, 11-85104, A (NHK TECHNICAL SERVICE K.K.), 30 March, 1999 (30.03.99), Full text; Figs. 1 to 3 (Family: none)	2,23
A	JP, 11-15437, A (Toshiba Corporation), 22 January, 1999 (22.01.99), Full text; Figs. 1 to 7 (Family: none)	2,6,13-15,39, 46-48
A	JP, 8-30231, A (Toshiba Corporation), 02 February, 1996 (02.02.96), Full text; Figs. 1 to 9 (Family: none)	9-12,24,42-44

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05 January, 2001 (05.01.01)	23 January, 2001 (23.01.01)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

BNSDOCID: <WO___0126085A1_I_>

国際調査報告

国際出願番号　PCT／JP00／06893

A.　発明の属する分野の分類（国際特許分類（IPC））
Int.Cl⁷　G09G3/20, 3/22, 3/32

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
Int.Cl⁷　G09G3/20, 3/22, 3/32

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報　1922－1996年
日本国公開実用新案公報　1971－2001年
日本国登録実用新案公報　1994－2001年
日本国実用新案登録公報　1996－2001年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	JP，7－181916，A（双葉電子工業株式会社）21．7月．1995（21．07．95）全文，第1－11図（ファミリーなし）	1－70
A	JP，9－281925，A（ローム株式会社）31．10月．1997（31．10．97）全文，第1－7図（ファミリーなし）	1－70
A	JP，11－85104，A（株式会社エヌエイチケイテクニカルサービス）30．3月．1999（30．03．99）全文，第1－3図（ファミリーなし）	2，23

☒ C欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日
05．01．01

国際調査報告の発送日
23.01.01

国際調査機関の名称及びあて先
日本国特許庁（ISA／JP）
郵便番号100－8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）
江成　克己　2G　7907

電話番号　03－3581－1101　内線　3226

様式PCT／ISA／210（第2ページ）（1998年7月）

BNSDOCID: <WO___0126085A1_I_>

国際調査報告

国際出願番号 PCT／JP00／06893

C（続き）． 関連すると認められる文献

引用文献のカテゴリー＊	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	JP，11－15437，A（株式会社東芝）22．1月．1999（22．01．99）全文，第1－7図（ファミリーなし）	2，6，13－15，39，46－48
A	JP，8－30231，A（株式会社東芝）2．2月．1996（02．02．96）全文，第1－9図（ファミリーなし）	9－12，24，42－44

BNSDOCID: <WO___0126085A1_I_>